

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-013007

(43)Date of publication of application : 16.01.1998

(51)Int.Cl. H05K 3/34
H05K 3/34
H05K 3/34

(21)Application number : 08-212845

(71)Applicant : NGK SPARK PLUG CO LTD

(22)Date of filing : 12.08.1996

(72)Inventor : MURATA HARUHIKO
KIMURA YUKIHIRO
INAISHI MASASHI

(30)Priority

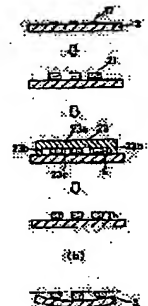
Priority number : 08 76960 Priority date : 29.03.1996 Priority country : JP
08108287 26.04.1996 JP

(54) WIRING BOARD WITH SOLDER BUMP, ITS MANUFACTURING METHOD, AND FLATTENING TOOL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a wiring board with a solder bump for reducing coplanarity of the solder bump and at the same time for simplifying the measurement of coplanarity, its manufacturing method, and a flattening tool.

SOLUTION: The solder eutectic paste of 36Pb-64Sn is printed on an already plated pad 17 of a wiring board 3 so that a pad 17 is covered entirely using a metal mask, thus forming a paste layer 21. Then, a flattening tool 23 is set onto the wiring board 3 so that a plurality of paste layers 21 can be collectively covered. Then, while the flattening tool 23 is placed on the wiring board 3, the wiring board 3 is arranged in a reflow oven, the reflow oven is heated to a temperature higher than the melting point of solder by 10-40° C, for example 200° C, before cooling, thus completing the wiring board 3 with a solder bump 1 whose top part is flat.



LEGAL STATUS

[Date of request for examination] 06.11.2000

[Date of sending the examiner's decision of rejection] 30.04.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2003-09808

[Date of requesting appeal against examiner's decision of rejection] 30.05.2003

[Date of extinction of right]

*** NOTICES ***

JPO and NCIP1 are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The wiring substrate which has the solder bump characterized by the crowning of the solder bump stationed a line or in the shape of a field in the plane of composition of a substrate being flat.

[two or more]

[Claim 2] The wiring substrate which has said solder bump according to claim 1 to whom said solder bump's KOPORA nullity is characterized by being 0.5 micrometers or less per mm.

[Claim 3] The wiring substrate which has said solder bump according to claim 1 or 2 who the diameter of the flat side said solder bump's crowning is in the diameter of a solder bump substrate pad, abbreviation, etc. by carrying out, and is characterized by things.

[Claim 4] The wiring substrate which has said solder bump according to claim 1 or 2 who the diameter of the flat side said solder bump's crowning spreads the diameter of a solder bump substrate pad, abbreviation, etc., and is characterized by a solder bump's height being smaller than the diameter of a solder bump substrate pad.

[Claim 5] In the manufacture approach of a wiring substrate of having said solder bump according to claim 1 to 4 After laying a solder ingredient respectively on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate By arranging and heating the specification-part material which forms in the upper predetermined height regulation location of two or more of these solder ingredients this plane of composition and the flat surface which maintains predetermined spacing, and fusing solder The manufacture approach of a wiring substrate of having the solder bump characterized by regulating collectively a solder bump's height formed on these two or more pads, and a crowning forming two or more flat solder bumps.

[Claim 6] The manufacture approach of a wiring substrate of having the solder bump characterized by pressing two or more of these solder bumps' crowning so that the height may gather, and this crowning forming two or more flat solder bumps once forming a solder bump respectively in the manufacture approach of a wiring substrate of having said solder bump according to claim 1 to 4, on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate.

[Claim 7] The manufacture approach of a wiring substrate of having the solder bump characterized by grinding two or more of these solder bumps' crowning so that the height may gather, and this crowning forming two or more flat solder bumps once forming a solder bump respectively in the manufacture approach of a wiring substrate of having said solder bump according to claim 1 to 4, on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate.

[Claim 8] It is arranged above the solder ingredient laid on the principal plane of a wiring substrate. In the case of heating melting of this solder ingredient The specification-part material which is the fixture which forms a flat side in this crowning by regulating the height of a solder bump's crowning formed, and has a flat surface for regulating the height of said solder bump's crowning, The flattening fixture characterized by having the leg which specifies the location of said flat surface while being formed in another object with this specification-part material, being arranged at said flat-surface side of this specification-part material and supporting this specification-part material.

[Claim 9] Said flattening fixture according to claim 8 characterized by having said leg from which said

flat surface of said specification-part material becomes said principal plane and parallel of said wiring substrate when said flattening fixture has been arranged.

[Claim 10] Said flattening fixture according to claim 9 with which said leg is characterized by being a bar.

[Claim 11] Said flattening fixture according to claim 10 characterized by forming in said flat-surface side of said specification-part material the slot in which said leg is inserted.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the wiring substrate which has solder bumps, such as a substrate for flip chip junction, and a ball grid array substrate, its manufacture approach, and a flattening fixture.

[0002]

[Description of the Prior Art] Conventionally, when it mounts an integrated circuit chip in an integrated-circuit substrate, two or more terminals are formed alternately and the method called the shape of a grid and the flip chip which joins both by this is learned in the plane of composition of an integrated circuit chip and an integrated-circuit substrate.

[0003] Moreover, in junction to the integrated-circuit substrate and printed circuit boards (mother board etc.) in which the integrated circuit chip was carried, balls, such as high-melting solder for junction and Cu, are used, two or more terminals are formed in the shape of a grid, the method joined to a printed circuit board by this is also learned, and such a substrate is called a ball grid array (BGA) substrate to the plane of composition (the plane of composition in which the integrated circuit chip was carried, and plane of composition of the opposite side) of another side of an integrated-circuit substrate.

[0004] As an approach of manufacturing the integrated-circuit substrate equipped with these shape of a grid, and an alternate interview abutment child etc., various kinds of approaches, such as solder mull technique, are learned, for example. for example, the thing which soldering paste is arranged, and it heats after that, and is done to solder mull technique for melting of the solder by printing on the substrate conductivity pad formed on the integrated-circuit substrate as shown in drawing 15 (a). — it is the approach of forming a hemispherical or spherical solder bump on a pad.

[0005]

[Problem(s) to be Solved by the Invention] However, when forming a solder bump by the above approaches, there are the following problems and much more improvement is called for.

** In order that each solder bump prepared on the integrated-circuit substrate may raise an integrated circuit chip, junction nature with a printed circuit board, etc., it is usually made desirable for the height to have gathered. That is, as shown in drawing 15 (b), each solder bump's KOPORA nullity is made desirable. [the smaller one].

[0006] Here, a KOPORA nullity (Coplanarity) is an index which is defined at intervals of [d] two parallel flat surfaces S1 and S2 which include each solder bump's top-most vertices P between them, and shows the heterogeneity of a solder bump's height. In addition, in this invention, since a KOPORA nullity is dependent on the area size in which the solder bump was formed, the KOPORA nullity per [which *(ed) by the maximum distance between solder bumps (usually width across corners of a solder bump formation field)] unit length is also used for it.

[0007] However, since the solder bump's herself height changes with the volume of the solder made to adhere to a pad, area of a pad, etc., if the volume of solder differs from the area of a pad etc., a solder bump's height will become irregular. Therefore, there was a problem that a KOPORA nullity became large. Moreover, even if the solder bump's herself height had gathered, when the substrate had curved, there was a problem that a KOPORA nullity became large, similarly.

[0008] Since the distance of the terminals which face each other will become irregular in case an integrated-circuit substrate, an integrated circuit chip, or a printed circuit board is joined if this KOPORA nullity becomes large, poor junction may occur. Moreover, since it becomes difficult for a probe to be predetermined or to contact all solder bumps at coincidence even when contacting a probe by each solder bump and inspecting the flow of wiring, and the insulation during wiring, it may be unable to measure correctly.

[0009] ** The exposure point of a laser beam had to be set up at least three places also for asking for an apex again difficultly [since a solder bump's crowning is a curved surface although image recognition is used for measuring a solder bump's KOPORA nullity in order to investigate the junction nature of an integrated-circuit substrate etc. / detecting a solder bump's apex (top-most vertices)], and in approximation, and there was a problem of taking time and effort very much.

[0010] It aims at offering the wiring substrate which has the solder bump who can simplify measurement of a KOPORA nullity, its manufacture approach, and a flattening fixture while this invention is made in order to solve said technical problem, and it can reduce a solder bump's KOPORA nullity.

[0011]

[Means for Solving the Problem] Invention of claim 1 for attaining said purpose makes a summary the wiring substrate which has the solder bump characterized by the crowning of the solder bump stationed a line or in the shape of a field in the plane of composition of a substrate being flat. [two or more]

[0012] In addition, solder means the wax material of the wide sense which has the low melting point of 450 degrees C or less here for an Au-Sn system, an Au-Si system, etc. which are used as other, for example, a bump, ingredients [soft solder] of a Pb-Sn system. Moreover, a wiring substrate also means not only the substrate with which ** integrated circuit chip is mounted but the substrate joined to ** printed circuit board and the ** integrated circuit chip (namely, flip chip) itself. Specifically, the substrate with which two or more solder bumps were prepared in one field for the junction (flip chip junction) to ** integrated circuit chip, the substrate which equipped ** one field with two or more solder bumps for junction with a printed circuit board (in this case usually BGA), and the integrated circuit chip which has the solder bump of ** plurality are meant. [0013] As said linear arrangement, arrangement of the shape of a square frame is mentioned, for example. Moreover, as field-like arrangement, the arrangement which occupies a predetermined field, for example in the shape of the shape of a grid and alternate is mentioned. Invention of claim 2 makes a summary the wiring substrate which has said solder bump according to claim 1 to whom said solder bump's KOPORA nullity is characterized by being 0.5 micrometers or less per mm.

[0014] Invention of claim 3 makes a summary the wiring substrate with which the diameter of the flat side said solder bump's crowning has said solder bump according to claim 1 or 2 to whom the diameter of a solder bump substrate pad, abbreviation, etc. are by carrying out, and are characterized by things.

[0015] Invention of claim 4 makes a summary the wiring substrate with which the diameter of the flat side said solder bump's crowning has said solder bump according to claim 1 or 2 characterized by a solder bump's height spreading the diameter of a solder bump substrate pad, abbreviation, etc. and being

smaller than the diameter of a solder bump substrate pad.

[0016] In the manufacture approach of a wiring substrate that invention of claim 5 has said solder bump according to claim 1 to 4 After laying a solder ingredient respectively on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate By arranging and heating the specification-part material which forms in the upper predetermined height regulation location of two or more of these solder ingredients this plane of composition and the flat surface which maintains predetermined spacing, and fusing solder A solder bump's height formed on these two or more pads is regulated collectively, and let the manufacture approach of a wiring substrate of having the solder bump characterized by a crowning forming two or more flat solder bumps be a summary.

[0017] As said solder ingredient, soldering paste, solder preforming, a solder ball, the thing already formed as a solder bump are mentioned. As the quality of the material of said specification-part material, although ceramics, such as metals, such as titanium and stainless steel, an alumina, silicon nitride, and silicon carbide, glass, etc. are mentioned, what cannot get wet or get wet easily in solder is suitable. Especially, deformation by process tolerance or heat is few points, and the ceramics is suitable.

[0018] Since this specification-part material makes a crowning flat, making the height of each solder bump's crowning the same, if it prepares the leg, for example in the both ends of a plate-like member and considers as the shape of a KO character, it improves [can equalize a solder bump's height collectively by the die length (height) of this leg, and / workability] moreover and is suitable.

[0019] As temperature which fuses said solder, although what is necessary is just more than a solder bump's melting point (namely, melting point of solder), temperature with the melting point high 10-40 degrees C is employable, for example. In the manufacture approach of a wiring substrate that invention of claim 6 has said solder bump according to claim 1 to 4 Once forming a solder bump respectively on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate, two or more of these solder bumps' crowning is pressed so that the height may gather. Let the manufacture approach of a wiring substrate of having the solder bump characterized by forming two or more solder bumps with this flat crowning be a summary.

[0020] In performing said press, there are an approach of heating the press part of for example, press equipment at a heater, and an approach which is not heated. Among these, without applying excessive stress, when heating, since a solder bump with a smooth front face can be formed, it is suitable. In addition, in order to prevent oxidation by heating in this case, it is desirable to press in the ambient atmosphere of a non-oxidizing quality.

[0021] In the manufacture approach of a wiring substrate that invention of claim 7 has said solder bump according to claim 1 to 4 Once forming a solder bump respectively on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate Two or more of these solder bumps' crowning is ground so that the height may gather, and let the manufacture approach of a wiring substrate of having the solder bump characterized by this crowning forming two or more flat solder bumps be a summary.

[0022] As a means to perform said polish, the polish equipment which has a barrel-polishing plate like a grinder, for example is employable. Invention of claim 8 is arranged above the solder ingredient laid on the principal plane of a wiring substrate. The specification-part material which has a flat surface for being the fixture which forms a flat side in this crowning by regulating the height of a solder bump's crowning formed, and regulating the height of said solder bump's crowning in the case of heating melting of this solder ingredient, With this specification-part material, while being formed in another object, being arranged at said flat-surface side of this specification-part material and supporting this specification-part material, let the flattening fixture characterized by having the leg which specifies the location of said flat surface be a summary.

[0023] As an ingredient which constitutes said specification-part material, although ceramics, such as metals, such as titanium and stainless steel, an alumina, silicon nitride, and silicon carbide, glass, etc. are mentioned, what cannot get wet or get wet easily in solder is suitable. Especially, deformation by

process tolerance or heat is few points, and the ceramics is suitable.

[0024] Invention of claim 9 makes a summary said flattening fixture according to claim 8 characterized by having said leg from which said flat surface of said specification-part material becomes said principal plane and parallel of said wiring substrate, when said flattening fixture has been arranged.

[0025] Invention of claim 10 makes a summary said flattening fixture according to claim 9 with which said leg is characterized by being a bar. As said bar, the round bar, a square bar, etc. are employable.

[0026] Invention of claim 11 makes a summary said flattening fixture according to claim 10 characterized by forming in said flat-surface side of said specification-part material the slot in which said leg is inserted.

[0027]

[Embodiment of the Invention] In invention of claim 1, the crowning of the solder bump of a wiring substrate is made flat. Therefore, since the irradiating point of a laser beam irradiated for measurement of the KOPORA nullity of a wiring substrate can be lessened (it is settled at one place), working capacity improves greatly.

[0028] Moreover, since processing for making a solder bump's crowning flat contributes also to reduction of condominium RANARI tea so that it may mention later, when the substrate and integrated circuit chip which prepared this solder bump, for example, or a printed circuit board is opposed, a solder bump contacts completely a partner's integrated circuit chip or the pad of a printed circuit board, or approaches to the location which can be soldered. Furthermore, if remelting (reflow) of the solder bump is carried out, the height of a bump crowning will become high.

[0029] since this crushes the solder which is going to become spherical from the first and is making the flat part (or — deleting) as shown in drawing 6, when solder remelts at the time of junction, it is to become spherical again, consequently for bump height to rise. therefore, it is shown in drawing 7 — as — the wiring substrate of this invention, and a junction partner (a semiconductor device —) Even when it piles up for junction of a mother board, and the condominium RANARI tea of the pad of the other party is bad and the solder bump of a pad and the wiring substrate of this invention has not touched When solder remelts at the time of junction, a solder crowning goes up, and in order to approach the other party pad and to contact, it is hard to generate poor junction and excels in junction nature. In addition, a junction partner's condominium RANARI tea can be certainly joined, if a solder bump's height can rise [in the case of a semiconductor device] more than it by about 100 micrometers at the time of a **** and junction in the case of about 10 micrometers and a mother board.

[0030] Moreover, also in flow inspection or insulating inspection, when a KOPORA nullity is small, or a probe is predetermined, all solder bumps can be contacted and, therefore, it can conduct positive inspection. — Here, describe the magnitude of a part with said flat bump crowning (flat part), and its property.

[0031] ** As large the one of the path of a flat part as possible is desirable. This is because the height of a solder bump's crowning becomes larger than melting before at the time of solder remelting at the time of junction (so that the bump is crushed caudad), so that a flat part is large, since solder tends to become spherical with surface tension at the time of solder melting.

[0032] The example (b) of a bump with the flat bump crowning as for which crushed the bump without (a) flattening to drawing 8 caudad, and she was made to it, (c), and (d), i.e., a different example which is extent of flattening, are shown. The flat part of a bump crowning becomes large like what crushed the bump more nearly caudad and made bump height low like drawing 8 ($a < b < c < d$). And since (b), (c), and (d) return to the configuration of (a) at the time of solder remelting, as for (b), (c), and (d), only in the difference of the height of a bump with (a), bump height rises at the time of solder remelting at the time of junction (amount $a < b < c < d$ of rises). Therefore, since a big step is taken toward the pad of the other party whose solder bump crowning is a candidate for junction etc. at the time of junction so that the path of a flat part is large, it becomes easy to join even if front-face nature, such as condominium RANARI tea which the wiring substrate of this invention has, and a substrate of the other party, is bad.

[0033] ** As for the path of a flat part, less than [of a bump substrate pad / path x1.5 time] is desirable. This is because there is fear of an insulating fall when the solder ball which the solder protruded from the pad at the time of solder remelting at the time of junction dissociated, and was able to fall and do it adheres between the pads on a substrate as it is shown in drawing 9 , when it exceeds 1.5 times of the diameter of a pad as shown in the following table 1. In addition, the relation between the diameter of a flat part and a solder ball incidence rate is shown in the following table 1.

[0034]

[Table 1]

バンブ下地パッド径 : 150 μ m、バンブ高さ : 50 μ m

平坦部径	半田ボール発生率
150 μ m (パッド径 \times 1.00)	0/10000パッド (0%)
188 μ m (パッド径 \times 1.25)	0/10000パッド (0%)
225 μ m (パッド径 \times 1.50)	0/10000パッド (0%)
263 μ m (パッド径 \times 1.75)	1000/10000パッド (10%)
300 μ m (パッド径 \times 2.00)	5000/10000パッド (50%)

[0035] ** The path of a flat part has the desirable following (distance between diameter of pad 10 pads x 0.5). Although a flat part may protrude this outside the diameter of a pad by carrying out flattening depending on the case, it is because there is a possibility of short-circuiting with the solder of the pad which adjoins at the time of junction as shown in the following table 2 and drawing 10 when it overflows too much. In addition, the incidence rate of the solder bridge between pads at the time of the diameter of a flat part and junction (short) is shown in the following table 2.

[0036]

[Table 2]

バンブ下地パッド径 : 150 μ m、パッド間距離 : 100 μ m

バンブ高さ : 50 μ m

平坦部径	接合時の パッド間半田ブリッジ発生率
150 μ m (パッド径+パッド間距離 \times 0.0)	0/10000パッド (0%)
180 μ m (パッド径+パッド間距離 \times 0.3)	0/10000パッド (0%)
200 μ m (パッド径+パッド間距離 \times 0.5)	0/10000パッド (0%)
220 μ m (パッド径+パッド間距離 \times 0.7)	2000/10000パッド (20%)
250 μ m (パッド径+パッド間距離 \times 1.0)	バンブ平坦化時に 全数半田ブリッジ

[0037] ** The viewpoint of an image processing to more than phi50micrometer of the path of a flat part is desirable (at the time of alignment mark use). This is because a solder bump's flat part can be certainly recognized with an image-processing machine and the automatic measure of the condominium RANARI tea by the laser three-dimension measuring instrument will become easy, if there is a flat part beyond phi50micrometer in general, although there is also a difference of an image-processing machine. In addition, the relation of the error incidence rate of the diameter of a flat part and an image-processing machine is shown in the following table 3.

[0038]

[Table 3]

平坦部径	画像認識エラー発生率	
	A社製 画像処理機	B社製 画像処理機
φ20 μm	100/100 (100%)	70/100 (70%)
φ30 μm	40/100 (40%)	20/100 (20%)
φ40 μm	5/100 (5%)	0/100 (0%)
φ50 μm	0/100 (0%)	0/100 (0%)
φ60 μm	0/100 (0%)	0/100 (0%)

[0039] Therefore, if it takes into consideration that above ** - ** are tolerance values, insurance is expected and it can be said that the range of diameter of pad x (0.5-1.2) is suitable for the path of a flat part. Specifically, in the case of 150 micrometers of diameters of a pad, and 100-micrometer distance between pads, phi50-200micrometer and the optimal flat part size of permission flat part size are phi75-180micrometers.

[0040] In invention of claim 2, since it was referred to as 0.5 micrometers or less per mm, while being able to perform suitably junction with an integrated circuit chip, the pad of a printed circuit board, etc. as a solder bump's KOPORA nullity, flow inspection, insulating inspection, etc. can be conducted correctly.

[0041] In this invention, since the KOPORA nullity is set to 0.5 micrometers per mm, when joining a wiring substrate and printed circuit boards, such as an integrated circuit chip and a mother board, the pad formed in the chip and substrate of the other party with the solder bump can be joined certainly.

[0042] In invention of claim 3, the diameter of a solder bump substrate pad, abbreviation, etc. are spreading and carrying out the diameter of the flat side a solder bump's crowning. That is, since it is a solder bump configuration with a flat crowning, in order to join to an integrated circuit chip or a printed circuit board in this invention, When a substrate is heated and a solder bump's solder is remelted, even if solder should become spherical, the height of the crowning should become high and there should be some from which are separated of a solder bump's crowning and integrated circuit chip, the pad of a printed circuit board, etc. By the rise of the height at the time of remelting, solder contacts the other party's pad and junction is performed. In the solder bump crushed until the diameter of a bump substrate pad, abbreviation, etc. were by carrying out and the diameter of a flat side was especially obtained like this invention, since extent of a rise of height is large, it excels in junction nature.

[0043] In addition, when a solder bump is crushed too much and the diameter of a flat part overflows too much more greatly than the diameter of a bump substrate pad, a solder bridge may generate and short-circuit between that the overflowing solder dissociates, form a solder ball and insulation falls at the time of junction, and a contiguity pad. However, since the diameter of a bump substrate pad, abbreviation, etc. are spreading and carrying out the diameter of a flat part, there is no non-northeast of solder ball formation or solder bridge generating, and it excels in this invention at junction nature.

[0044] In invention of claim 4, the diameter of a solder bump substrate pad, abbreviation, etc. spread the diameter of the flat side a solder bump's crowning, and a solder bump's height is made smaller than the diameter of a solder bump substrate pad. That is, since it is a solder bump configuration with a flat crowning, in order to join to an integrated circuit chip or a printed circuit board in this invention, When a substrate is heated and a solder bump's solder is remelted, even if solder should become spherical, the height of the crowning should become high and there should be some from which are separated of a solder bump's crowning and integrated circuit chip, the pad of a printed circuit board, etc. By the rise of the height at the time of remelting, solder contacts the pad of the other party and junction is performed. especially — this invention — like — the diameter of a bump substrate pad, and abbreviation — it has the diameter of an equal flat side, and in the solder bump with a solder bump's height smaller than the diameter of a solder substrate pad, since extent of a rise of height is large, it excels in junction nature.

The relation of the amount of solder bump height rises at the time of solder bump height and junction when the diameter of a flat part and the diameter of a solder substrate pad are equal is shown in the following table 4.

[0045]

[Table 4]

バンブ下地パッド径：150 μm、平坦部径：150 μm

半田バンブ高さ	再溶融時の 半田バンブ高さ	再溶融時の 半田バンブ高さ上昇量
50 μm	80 μm	30 μm
100 μm	130 μm	30 μm
150 μm	178 μm	28 μm
200 μm	223 μm	23 μm
250 μm	271 μm	21 μm

[0046] In addition, when a solder bump is crushed too much and the diameter of a flat part overflows too much more greatly than the diameter of a bump substrate pad, a solder bridge may generate and short-circuit between that the overflowing solder dissociates, form a solder ball and insulation falls at the time of junction, and a contiguity bump. However, since the diameter of a bump substrate pad, abbreviation, etc. are spreading and carrying out the diameter of a flat part, there is no defect of solder ball formation or solder bridge generating, and it excels in this invention at junction nature.

[0047] Since it can ask for the solder volume from the following formulas (1) as shown in drawing 11 when forming said claim 3 or the solder bump of the configuration of 4, if a solder bump is crushed so that the amount (it is the diameter of opening and board thickness of a metal mask in the case of print processes) which applies solder may be set as a proper value and it may become the solder bump height to wish, it can form easily. Moreover, since the height of claim 3 or the solder bump of the configuration of 4 is asked for which goes up at the time of remelting at the time of junction by count from a formula (1) and a formula (2), at the time of junction, which can search for a solder bump's configuration by count by whether a solder bump's height needs to rise, and there is an advantage which can perform a product design easily.

[0048] Bump volume; S at the time of flattening $S = (r^2 \times T + T^3/6) \times \pi$ — Bump volume; S at the time of (1) remelting $S = (2 \times L^3 + 3 \times L^2 \times t - t^3) \times \pi / 3$ — (2) here — $L^2 = r^2 +$ — in invention of diameter claim 5 of a radius r; substrate pad of t2, pi; circular constant, and the solder bump at the time of die-length L; remelting from t; pars basilaris ossis occipitalis to a core After laying a solder ingredient respectively on two or more pads arranged a line or in the shape of a field on the plane of composition of a substrate Two or more solder bumps with a flat crowning are formed by arranging and heating the specification-part material which forms a plane of composition and the flat surface which maintains predetermined spacing in the upper predetermined height regulation location (namely, location which regulates a solder bump's height collectively at the time of melting) of two or more solder ingredients, and fusing solder.

[0049] That is, since the flat surface which specification-part material makes is arranged and a solder ingredient is heated and fused so that a crowning (solder bump formed) may not become the height more than fixed over two or more solder ingredients top, while a solder bump's crowning becomes flat, the height becomes equal and a KOPORA nullity becomes small.

[0050] In this case, even if some curvatures are in a wiring substrate, since it will be adjusted by a solder bump's height regulated at the flat surface which specification-part material makes and will absorb the curvature of a substrate, it will have the advantage that a KOPORA nullity becomes small, also from this point.

[0051] Therefore, the wiring substrate which has a suitable solder bump about junction etc. can be manufactured, without increasing a routing or carrying out new plant-and-equipment investment with a simple means to perform flattening to coincidence using a fixture with simple structure at the time of

melting of solder. In using especially the monotonous fixture of the shape of a KO character which has the leg as specification-part material for a setup of a solder bump's height, since a solder bump's height is decided by the die length of the leg, it has the advantage that it can work in the condition of having been stabilized.

[0052] Moreover, generally, since melting of solder is usually performed in a non-oxidizing atmosphere, there is few extent of oxidation, and although solder tends to oxidize, even when performing remelting at the time of junction of an integrated circuit chip or a printed circuit board, high junction nature can be maintained. In invention of claim 6, once forming a solder bump respectively on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate, two or more solder bumps' crowning is pressed so that the height may gather, and a crowning forms two or more flat solder bumps.

[0053] When performing this press, there are an approach of heating the press part of press equipment at a heater, and an approach which is not heated. Among these, without generating excessive stress for a solder bump softening and by carrying out melting, when heating, oxidization by press working stress can be controlled and a solder bump's crowning can be smoothly made flat. Moreover, when pressing between the colds, the heater for heating is unnecessary and a solder bump's crowning can be easily made flat. That is, the wiring substrate which has a suitable solder bump about junction etc. with the simple means of a press can be manufactured.

[0054] In invention of claim 7, once forming a solder bump respectively on two or more pads arranged a line or in the shape of a field in the plane of composition of a substrate, two or more solder bumps' crowning is ground so that the height may gather, and a crowning forms two or more flat solder bumps. That is, only by grinding with a grinder like a grinder, easily, a solder bump's crowning can be made flat and the wiring substrate which has a suitable solder bump about junction etc. can be manufactured.

[0055] In addition, although it is common that a crowning is flat, since the solder bump by invention of said claims 5-7 understands what was fused and formed by inspecting the front face, cross section, etc., and the thing ground and formed or it would not be pressed and formed, she can distinguish easily.

[0056] In invention of claim 8, the specification-part material which has a flat surface for a flattening fixture to regulate the height of a solder bump's crowning, and this are equipped with the leg which specifies the location of the flat surface in support of specification-part material with another object. It is not easy to carry out grinding of the plate which consists of a difficulty processing ingredient like a ceramic the flattening fixture with which the leg which projects from the flat surface of specification-part material and its specification-part material is united, and to manufacture it. Especially the thing for which plane flatness is maintained at a high level is difficult.

[0057] So, in this invention, the manufacture is made easy by using specification-part material and the leg as another object. That is, since only specification-part material can be formed independently in the case of this invention, a suitable ceramic etc. can be used as specification-part material as an ingredient of the flattening fixture which makes a solder bump's crowning flat (at for example, point of solder with a small coefficient of thermal expansion being unable to adhere easily). And since there is no leg which projects from a flat surface in this specification-part material, processing which makes plane flatness high is easy. Moreover, since an ingredient can be chosen also about the leg only paying attention to a property required as the leg, manufacture of a flattening-fixture not only becomes easy, but there are advantages, such as reduction of the manufacturing cost of a wiring substrate. That is, since the leg does not need to take the adhesion of solder etc. into consideration like specification-part material and does not therefore need to manufacture it with a ceramic etc., as the ingredient, processing is easy and cost can also use a low metal etc.

[0058] In invention of claim 9, the flattening fixture has the leg (another object) from which the flat surface of specification-part material becomes the principal plane of a wiring substrate, and parallel. Therefore, since the flat surface of specification-part material becomes the principal plane of a wiring substrate, and parallel by arranging this specification-part material on a wiring substrate through the leg,

a flat surface parallel to a wiring substrate is formed in a solder bump's crowning.

[0059] Since a bar is employable as the leg of a flattening fixture in invention of claim 10, manufacture of the leg is easy. As a bar, round bar material and square bar material are employable, acquisition (or processing) is easy and especially round bar material is easy to obtain round bar material with high dimensional accuracy. The slot in which the leg is inserted is formed in the flat-surface side of specification-part material in invention of claim 11. Therefore, positioning and immobilization of the leg can be easily performed by arranging a bar to this slot. Moreover, spacing (namely, a solder bump's height) of specification-part material and a wiring substrate can be set up by adjusting the depth of a slot.

[0060] Since especially the limit of the thin line which generally has reinforcement by the homogeneity of a size is to about 0.3mm, when forming a solder bump lower than this, grinding of the depression is carried out to a ceramic plate, and it can respond by inserting a thin line in this part. In addition, processing which forms a slot in a ceramic, for example is easy in respect of the point of maintaining especially plane flatness to the high level, or processing area etc., compared with processing which forms heights in a ceramic.

[0061]

[Example] Next, the example of the wiring substrate which has the solder bump of this invention, and its manufacture approach is explained.

(Example 1) This example performs flattening of a solder bump's crowning at the time of melting of solder.

[0062] In addition, the wiring substrate which has a solder bump for joining the integrated-circuit substrate made of the resin for integrated-circuit-chip mounting (a wiring substrate being called below), i.e., an integrated circuit chip, by the flip chip method, and its manufacture approach are described here. As shown in drawing 1 (a), the wiring substrate 3 which has the solder bump 1 of this example is a substrate made of resin whose outer diameters are about 25mm angle and about 1mm of board thickness.

[0063] ** First, in manufacturing this wiring substrate 3, as it expands and fractures and is shown in drawing 1 (b), while forming the insulating layer 7 by the epoxy resin on BT core substrate 5, BT core substrate 5 and an insulating layer 7 are covered, and it forms and carries out the laminating of the interior wiring 9 of Cu with the semiadditive process using non-electric-field Cu plating and electrolysis Cu plating. In addition, as a method of forming the interior wiring 9 of Cu, it is good also by the subtractive process or the fully-additive process.

[0064] ** Next, in order to raise the adhesion with solder for the anticorrosion of the Cu wiring 11 joined to said interior wiring 9 of Cu on the maximum front face of the wiring substrate 3 About 3-micrometer nickel-P layer 13 is formed by non-electrolyzed nickel-P plating, further, on it, about 0.1-micrometer Au layer 15 is formed by non-electrolyzed Au plating, and the substrate conductivity pad (a pad is only called below) 17 which consists of a nickel-P layer 13 and an Au layer 15 is created. In addition, the solder resist layer 19 is formed in other parts with an acrylic, an epoxy resin, etc.

[0065] In addition, since the plating approach mentioned above is the same as the plating approach of a well-known multilayer printed wiring board, it does not explain in full detail (for example, "multilayer printed wiring board step 365"; Fujihira and Fujimori collaboration; refer to issue in Kogyo Chosakai Publishing; 1989).

** Next, as typically shown in drawing 2 (a), on the pad [finishing / plating] 17 formed in the front face (plane of composition) of the wiring substrate 3, as the pad 17 whole is covered, print the solder eutectic paste (melting point of about 183 degrees C) of 36Pb-64Sn using the metal mask which is not illustrated, and form the paste layer 21. In addition, the diameter of a pad is 150 micrometers of phi abbreviation, the diameter of opening of a metal mask is phi200micrometer, and mask board thickness is 70 micrometers.

[0066] ** Next, set the flattening fixture 23 on the wiring substrate 3 so that two or more paste layer

21 top may be covered collectively. In this flattening fixture 23, it is the fixture made from the ceramics which consists of silicon nitride, and it has plate-like specification-part material 23a which has the die length covering two or more paste layers 21, and leg 23b which has the same height arranged at the both sides of specification-part material 23a, and has the KO character-like gestalt. In addition, crevice base (flat surface) 23c of the flattening fixture 23 is ground by the precision, and the flatness is 0.1micrometers/mm.

[0067] The die length (height) of this leg 23b is set as the die length (h), for example, 50 micrometers) to which flat-surface 23c has slight spacing in contact with the top face of the paste layer 21. That is, in case a solder bump is formed by melting of the solder mentioned later, it is set as a value which regulates the height of the solder bump's 1 crowning to a predetermined value because the crowning of the solder which is going to become spherical touches flat-surface 23c.

[0068] ** Next, where the flattening fixture 23 is laid in the wiring substrate 3, arrange in the reflow furnace which is not illustrated, heat to temperature (for example, 200 degrees C) higher 10-40 degrees C than the melting point (in this case, 183 degrees C) of solder, and cool after that. The wiring substrate 3 which has the solder bump 1 as shows said drawing 1 by this was completed.

[0069] In addition, the field in which the solder bump 1 was formed was a 12mm long and 17.5mm wide rectangle, and the upper limit between bumps was 21.2mm of the direction of a vertical angle. And the diameter (diameter of a flat part) of the crowning of the solder bump 1 obtained by the approach mentioned above made flat was 80-140 micrometers. Moreover, the solder bump's 1 KOPORA nullity was 7 micrometers, and was $0.33(= 7/21.2)$ mum/mm per unit length.

[0070] In addition, like before, when not using the flattening fixture 23, a solder bump's KOPORA nullity is 21 micrometers, and is 1.0micrometers/mm per unit length. Thus, according to this example, flattening of two or more solder bumps' 1 crowning can be collectively carried out at the time of melting of solder by arranging the flattening fixture 23 which has specification-part material 23a and leg 23b to the position on the paste layer 21.

[0071] Moreover, since location detection of the solder bump's 1 crowning is easy, it is effective in measurement of a KOPORA nullity being simplified. Moreover, since flattening of all the solder bumps' 1 crowning is carried out by one flat-surface 23c at the time of melting of solder, condominium RANARI tea can be made small, and therefore, there is an advantage that flow inspection, insulating inspection, etc. can be ensured while being able to raise the junction nature of the wiring substrate 3, and an integrated circuit chip and a printed circuit board.

[0072] Since it bundles up by flat-surface 23c and flattening is carried out especially, even if wiring substrate 3 self has curved in a certain reason, the difference in the height of the pad 17 by the curvature will be absorbed in the process of flattening by melting of solder, and the crowning learned from flat-surface 23c will be formed (refer to drawing 2 (b)). Therefore, the remarkable effectiveness that condominium RANARI tea decreases is done so also from the point.

[0073] By this example, the curvature of the about 13 micrometers [per 21.2mm of maximum distances between the solder bumps 1] wiring substrate 3 was actually observed. However, it turns out that the solder bump's 1 KOPORA nullity is stopped by 7 micrometers as mentioned above, the curvature of the wiring substrate 3 is absorbed, and a KOPORA nullity can be reduced.

[0074] Furthermore, the solder bump's 1 height can be easily set as the height of arbitration only by changing the height of leg 23b of the flattening fixture 23. In addition, when the above-mentioned wiring substrate 3 manufactured as mentioned above using the flattening fixture 23 was heated again and remelting (reflow) of the solder was carried out, while the solder which carried out a reflow became spherical with surface tension and the top flat part was lost, top (summit) height rose. When the height of the change was 45-55 micrometers before heating, after heating was set to 75-105 micrometers, and the rise with a height of 30-50 micrometers was seen respectively.

[0075] This shows that both can be joined good, even when the integrated circuit chip and printed circuit board which are a junction partner, and the wiring substrate 3 of this example are piled up for

junction and there are some which the solder bump 1 and the other party's candidates for junction (pad etc.) do not touch, since the other party of this wiring substrate 3 has curvature etc. That is, when it heats and a reflow of the solder is carried out for junction to the wiring substrate 3, a printed circuit board, etc., it is for the height of the solder bump's 1 crowning rising and coming to contact the other party's pad.

[0076] Therefore, if the curvature of the field in which a junction partner's pad is formed if it says in the case of the above-mentioned example, and dispersion of height are 30 micrometers or less, dispersion in the location of the height direction the other party's pad can be absorbed, it can join, and it turns out that it is the wiring substrate 3 which was extremely excellent in junction nature.

[0077] As for the rise of the height of such a crowning, as the solder bump's 1 property, it is desirable that the biggest possible value is shown, and it is desirable for there to be no formation of a solder ball and generating of a solder bridge to which insulation is reduced. For that purpose, it is good to make the path of the solder bump's 1 flat side almost equal to the path of a pad 17, and, in addition, it still better to make solder bump height smaller than the diameter of a pad 17.

(Example 2) Next, an example 2 is explained.

[0078] This example carries out flattening of a solder bump's crowning with a compression press. In addition, explanation of the same part as said example 1 is omitted or simplified.

** Print soldering paste on the pad on a wiring substrate at the process of the same ingredient as said example 1 and the same aforementioned **, **, and **.

[0079] ** And as usual, arrange the wiring substrate which printed this soldering paste in a reflow furnace, heat it to temperature higher 10–40 degrees C than the melting point of solder, and cool after that. abbreviation as shown in drawing 3 and drawing 4 (a) by this — the wiring substrate 33 which has the spherical solder bump 31 is obtained.

[0080] ** Next, hold the wiring substrate 33 which has this solder bump 31 in the bottom fixture 35 made from the stainless steel of the shape of a character of cross-section abbreviation KO. In addition, since the solder bump's 31 height serves as "thickness (for example, 1.00mm) of the depth (for example, 1.05mm)—wiring substrate 33 of crevice 35a of the bottom fixture 35", according to the height of the solder bump 31 who wants to set up, the height of side-attachment-wall 35b or the depth of crevice 35a is set up.

[0081] ** Next, drop the press superior lamella 39 made from the stainless steel of compression press equipment 37, and press and carry out flattening of the solder bump's 31 crowning over 1 minute by press **:5 kg/cm². In addition, crevice 35a of the press superior lamella 39 and the bottom fixture 35 of the flatness is 0.15micrometers/mm.

[0082] this shows drawing 4 (a) — as — before a press — abbreviation — the crowning of the solder bump 31 whose spherical KOPORA nullity was 21 micrometers was crushed, and as shown in drawing 4 (b), the wiring substrate 33 which has KOPORA nullity:10micrometer and the condominium RANARI tea:0.47micrometer/mm solder bump 31 per unit length was obtained. In addition, it is the description of this manufacture approach that detailed Siwa goes into the perimeter of the solder bump's 31 pressed crowning.

[0083] Thus, according to this example, a crowning can form two or more flat solder bumps 31 collectively by processing the crowning of two or more solder bumps 31 who once fused solder and spheroidized, and pressing at once. Therefore, there is effectiveness of measurement of a KOPORA nullity being simplified as well as said example 1. In addition, when curvature is in the wiring substrate 33, the wiring substrate 33 learns from the flat surface of crevice 35a by press, and it becomes flat. Then, when the press superior lamella 39 is returned up, the curvature of the wiring substrate 33 may return somewhat, but since condominium RANARI tea still becomes small conventionally, the junction nature of the wiring substrate 33 can be raised and insulating inspection etc. can be ensured.

[0084] Furthermore, the solder bump's 31 height can be easily set as the height of arbitration only by changing the depth of crevice 35a of the bottom fixture 35. Moreover, since what is necessary is just to

only press, there is an advantage that the activity is easy.

(Example 3) Next, an example 3 is explained. Although the point that this example carries out flattening of a solder bump's crowning with a compression press is the same as said example 2, in case it presses, it differs in that heat is applied. In addition, explanation of the same part as said example 2 is omitted or simplified. Moreover, the number of drawing uses the same thing.

[0085] ** pass the process of ** of said example 2, **, and ** — it is shown in said drawing 3 — as — abbreviation — hold the wiring substrate 33 which has the spherical solder bump 31 in the bottom fixture 35.

With the heat insulator which is not illustrated, around compression press equipment 37 and the bottom fixture 35 ** Next, with a wrap Where nitrogen gas is passed at 100l. a rate for /, the press superior lamella 39 heated at about 220 degrees C is dropped at the interior, while pressing the solder bump's 31 crowning over 1 minute by press **:5 kg/cm², heating softening (melting) is carried out, and flattening is carried out. In addition, the heater which is not illustrated is arranged inside this press superior lamella 39, and the press superior lamella 39 is heated by temperature higher 20–60 degrees C than the melting point of solder at this heater.

[0086] this shows drawing 4 (a) — as — the abbreviation before a press — the spherical solder bump's 31 crowning was crushed, and as shown in drawing 4 (c), the wiring substrate 33 which has KOPORA nullity;7micrometer and the condominium RANARI tea;0.33micrometer/mm solder bump 31 per unit length was obtained.

[0087] In addition, detailed Siwa [like said example 2] whose perimeter of the solder bump's 31 pressed crowning is does not enter, but that of ** kana is the description of this manufacture approach. Thus, according to this example, by pressing the crowning of two or more solder bumps 31 who once fused solder and spheroidized with the press superior lamella 39 heated at once more than the melting point, a crowning is flat and can form collectively two or more solder bumps 31 who do not enter [Siwa].

[0088] Therefore, since flattening of the solder bump 31 will be heated and carried out by this example even if curvature is in the wiring substrate 33 while doing so the same effectiveness as said example 2, condominium RANARI tea can be made very small like said example 1. Moreover, the solder bump 31 is heated, it presses, and since inert gas, such as nitrogen gas, is passed in that case while being able to prevent oxidation resulting from distortion of the stress by the press, since flattening is carried out, oxidation by heating can also be prevented.

(Example 4) Next, an example 4 is explained.

[0089] This example carries out flattening of a solder bump's crowning by flat-surface polish. In addition, explanation of the same part as said example 1 is omitted or simplified.

** Print soldering paste on the pad on a wiring substrate at the process of the same ingredient as said example 1 and the same aforementioned **, **, and **.

[0090] ** And as usual, arrange the wiring substrate which printed this soldering paste in a reflow furnace, heat it to temperature higher 10–40 degrees C than the melting point of solder, and cool after that. abbreviation as shown in drawing 5 by this — the wiring substrate 43 which has the spherical solder bump 41 is obtained.

[0091] ** Next, the wiring substrate 43 which has this solder bump 41 is laid on the vacuum fixing disc 47 which has many free passage holes 45, reduce the atmospheric pressure by the side of the inferior surface of tongue of the vacuum fixing disc 47, perform vacuum adsorption of the wiring substrate 43, and fix the wiring substrate 43.

** next, the barrel-polishing member 51 of the grinder 49 which performs flat-surface polish — rotating granularity;#1000 and a flatness;0.2micrometer/mm disc-like polish plate by engine-speed;120rpm, make it descend in a lowering-speed;0.2mm/second, and, specifically, grind and carry out flattening of the solder bump's 41 crowning. In addition, the barrel-polishing member 51 was dropped from the vacuum fixing disc 47 to height of 1.05mm to 1mm in substrate thickness this time.

[0092] thereby — before a press — abbreviation — the KOPORA nullity;30micrometer spherical solder

bump's 41 crowning was ground, and the wiring substrate 43 which has KOPORA nullity;10micrometer and the condominium RANARI tea;0.47micrometer/mm solder bump 41 per unit length was obtained. [0093] Thus, according to this example, a crowning can form two or more flat solder bumps 41 collectively by carrying out surface polish of the crowning of two or more solder bumps 41 who once fused solder and spheroidized at once. Therefore, while doing so the same effectiveness as said example 2, there is an advantage that the path of the solder bump's 41 height or a top flat part can be easily changed only by setting up the downward location of the barrel-polishing member 51.

[0094] In addition, as a polish method, although it can use dry type and wet [both], since polish kudzu both adheres to a substrate front face, it needs to be washed after polish.

(Example 5) Next, an example 5 is explained.

[0095] This example explains only the flattening fixture used in the case of manufacture of the wiring substrate which has a solder bump. In addition, explanation of the same part as said example 1 is omitted or simplified. As shown in drawing 12, the flattening fixture 61 in this example consists of plate-like specification-part material 63 and the leg 65 of a Uichi Hidari pair arranged at the inferior-surface-of-tongue side.

[0096] Said specification-part material 63 is the alumina ceramic plate of 2mm of outer-diameter angle [of 25mm] x board thickness, and flat-surface polish of one side (the field which makes a solder bump's crowning flat; lower part side in drawing 12 (a)) is carried out. With a die-length [of 25mm] x width-of-face [of 0.4mm] x depth of 0.25mm slot 63b is prepared in about 2mm location from the edge on either side at this field 63a by which flat-surface polish was carried out, respectively.

[0097] Said leg 65 is the thin line inserted in in the shape of half-laying under the ground along with said slot 63b, and consists of stainless steel lines of the shape of the round bar with a diameter of 0.3mm. In addition, the both ends of a stainless steel line are good to bend in the shape of [of KO] a character towards the upper part inside so that it may not separate from the specification-part material 63, as shown in drawing 12 (c).

[0098] By the configuration of the leg 65 inserted in this slot 63b, the leg 65 has projected more slightly (50 micrometers) than flat-surface 63a, and can set spacing (namely, a solder bump's height) of the specification-part material 63 and a wiring substrate to 50 micrometers (depth of flute), i.e., 0.3mm (diameter of thin line) - 0.25mm.

[0099] Since the specification-part material 63 and the leg 65 are another objects, the processing is [that what is necessary is just not to process the plate which consists of an alumina ceramic of a difficulty processing ingredient into the configuration in which the leg 65 projects, and to only delete slot 63b] easy for the flattening fixture 61 of this example. Since field 63a to which a solder bump's crowning is pressed especially in the case of this example is the flat surface of a plate, processing which makes the field 63a a flat surface is easy for it, and, moreover, the flatness is high. Therefore, a solder bump's KOPORA nullity can be made small.

(Example of an experiment) Next, the example of an experiment is explained.

[0100] Like this example, as an example of a comparison, specification-part material and the leg manufacture the flattening fixture (the product made from an alumina ceramic; refer to drawing 13) of one, and this experiment actually performs flattening of a solder bump's crowning, while specification-part material (product made from an alumina ceramic) and the leg (stainless steel thin line) manufacture the flattening fixture (refer to drawing 12) of another object.

[0101] According to this experiment, in the case of the flattening fixture of this example, KOPORA nullity;0.2micrometer/mm and manufacture of flatness;0.05micrometer/mm, manufacture days; three days, and a solder bump were easy, it was [a KOPORA nullity is also small,] suitable, but it is a solder bump's KOPORA nullity;0.4micrometer/mm, and in the case of the example of a comparison, that manufacture is difficult, and it will not be greatly desirable on flatness;0.10micrometer/mm and manufacture days;the 6th. [of a KOPORA nullity] and the case of the example of a comparison — this example — the costs (manufacturing cost of a flattening fixture) — about twice — it started.

[0102] In addition, although the slot of specification-part material was formed and the leg was inserted in in the example mentioned above, in the case of what has the to some extent high height of the leg (for example, 0.3mm or more), a thin line is arranged to the drawing Nakashita side side of the specification-part material 71 as it is, and it is good for it also as the leg 73 without preparing a slot, as shown in drawing 14 .

[0103] In this case, since it is not necessary to form a slot, formation of a flattening fixture is still easier. In addition, a solder bump's height can be freely set up by changing the diameter of this thin line. It cannot be overemphasized that it can carry out in various modes in the range which this invention is not limited to said example at all, and does not deviate from the summary of this invention.

[0104] (1) For example, as an ingredient of a wiring substrate, the composite of ceramics, such as an alumina, resin, composite with a glass fiber etc. and resin, the ceramics, etc. is also employable in addition to plastics (resin).

(2) Said example described the case where the solder bump for joining an integrated circuit chip to a substrate was formed by the flip chip method. However, as for this invention, it is desirable to be able to apply, not only this but when forming the solder bump for joining a substrate and printed circuit boards, such as a mother board, and to apply a solder bump also to the shape of a grid and the BGA substrate arranged alternately.

[0105] (3) As for high-melting solder, such as Pb90% solder, Ag, the solder containing In, etc., as the quality of the material of the solder to be used, which is usable according to an application. Moreover, either R type a RMA type or RA type can also use the class of flux contained in solder (from what has small reducibility). In addition, alloys, such as an Au-Sn system and an Au-Si system, can also usually be used as a bump ingredient here in addition to the wax material of the Pb-Sn system called solder.

[0106] (4) The approach of using a dispenser and trickling soldering paste as the grant approach of the solder ingredient to a pad top, in addition to the approach by printing of the soldering paste mentioned above, preforming, a pellet, or the method of carrying a solder ball is employable.

[0107]

[Effect of the Invention] As explained in full detail above, the wiring substrate which has the solder bump of invention of claim 1-4 has the solder bump's flat crowning. Therefore, since a solder bump's KOPORA nullity can be reduced, the junction nature of a wiring substrate can be improved. Moreover, inspectability, such as insulating inspection, can also improve and the remarkable effectiveness that measurement of a KOPORA nullity can also be simplified is further done so.

[0108] Moreover, by the manufacture approach of a wiring substrate of having the solder bump of invention of claim 5-7, the effectiveness that it can manufacture easily is done so with simple means, such as a press after melting of the solder which arranges specification-part material and performs the wiring substrate which has the outstanding property mentioned above, and melting and cooling, and polish after melting and cooling.

[0109] In the case of melting of solder performed by arranging especially specification-part material, there is an advantage which was [antioxidizing / reduction of a KOPORA nullity, simplification of a production process, / of a solder bump] excellent. Furthermore, in case the flattening fixture of invention of claim 8-11 manufactures the wiring substrate which has a solder bump since the manufacture is easy for it even when using a difficulty processing ingredient as an ingredient (it is suitable for flattening of a solder bump's crowning), it can reduce a manufacturing cost. Moreover, since flattening of specification-part material is easy, while being able to reduce the manufacturing cost of a flattening fixture, a solder bump's KOPORA nullity can be reduced.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view which shows the wiring substrate which has the solder bump of an example 1, and (a) expands the perspective view, and (b) expands the part, and is shown.

[Drawing 2] the manufacture approach of the solder bump of an example 1 — being shown — (a) — the explanatory view of the production process, and (b) — the manufacture approach — it is the explanatory view showing the acquired effectiveness.

[Drawing 3] It is the explanatory view showing the manufacture approach of the solder bump of an example 2 and an example 3.

[Drawing 4] A solder bump's configuration is shown and the sectional view in which (a) shows the configuration of the solder bump before a press, the sectional view showing the configuration of the solder bump after the press according [(b)] to an example 2, and (c) are the sectional views showing the configuration of the solder bump after the press by the example 3.

[Drawing 5] It is the explanatory view showing the manufacture approach of the solder bump of an example 4.

[Drawing 6] It is the explanatory view showing the rise at the time of solder remelting among operations of this invention.

[Drawing 7] It is the explanatory view showing a junction condition with a junction partner among operations of this invention.

[Drawing 8] It is the explanatory view showing the difference in extent of top flattening among operations of this invention.

[Drawing 9] It is the explanatory view showing the generating condition of a solder ball among operations of this invention.

[Drawing 10] It is the explanatory view showing the generating condition of a solder bridge among operations of this invention.

[Drawing 11] It is the explanatory view showing the method of computing the solder bump volume.

[Drawing 12] The flattening fixture in an example 5 is shown and (a) is [a bottom view and (c) of a front view and (b)] side elevations.

[Drawing 13] The flattening fixture of the example of a comparison is shown and (a) is [a bottom view and (c) of a front view and (b)] side elevations.

[Drawing 14] Other flattening fixtures are shown, (a) is a front view and (b) is a side elevation.

[Drawing 15] It is the explanatory view showing the conventional technique.

[Description of Notations]

1, 31, 41 — Solder bump

3, 33, 43 — Wiring substrate

17 — Pad

23 61 — Flattening fixture

23a, 63, 71 — Specification—part material

23b, 65, 73 — Leg

35 — Bottom fixture

37 — Press equipment

49 — Grinder

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-13007

(43) 公開日 平成10年(1998) 1月16日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 3/34	5 0 1		H 0 5 K 3/34	5 0 1 E
	5 0 5			5 0 5 A
	5 0 9			5 0 9

審査請求 未請求 請求項の数11 O L (全 14 頁)

(21) 出願番号 特願平8-212845

(22) 出願日 平成8年(1996) 8月12日

(31) 優先権主張番号 特願平8-76960

(32) 優先日 平8(1996) 3月29日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平8-108287

(32) 優先日 平8(1996) 4月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004547

日本特殊陶業株式会社

愛知県名古屋市瑞穂区高辻町14番18号

(72) 発明者 村田 晴彦

愛知県名古屋市瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

(72) 発明者 木村 幸広

愛知県名古屋市瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

(72) 発明者 稲石 正志

愛知県名古屋市瑞穂区高辻町14番18号 日

本特殊陶業株式会社内

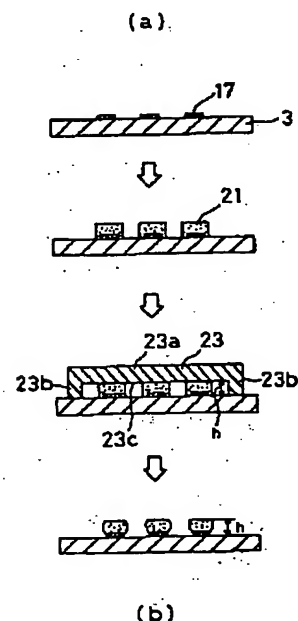
(74) 代理人 弁理士 足立 勉

(54) 【発明の名称】 半田バンプを有する配線基板及びその製造方法及び平坦化治具

(57) 【要約】

【課題】 半田バンプのコーポラナリティを低減できるとともに、コーポラナリティの測定を簡易化できる半田バンプを有する配線基板及びその製造方法及び平坦化治具を提供すること。

【解決手段】 配線基板3のメッキ済みのパッド17の上に、パッド17全体を覆うようにして、36Pb-64Snの半田共晶ペーストを、メタルマスクを用いて印刷して、ペースト層21を形成する。次に、平坦化治具23を、複数のペースト層21上を一括して覆うように、配線基板3上にセットする。次に、配線基板3に平坦化治具23を載置した状態で、リフロー炉内に配置して、半田の融点より10～40℃高い温度(例えば200℃)に加熱し、その後冷却する。これによって、頂部が平坦な半田バンプ1を有する配線基板3を完成した。



(2)

【特許請求の範囲】

【請求項1】 基板の接合面に線状又は面状に複数個配置された半田バンプの頂部が平坦であることを特徴とする半田バンプを有する配線基板。

【請求項2】 前記半田バンプのコーポラナリティが、1mm当り0.5 μ m以下であることを特徴とする前記請求項1記載の半田バンプを有する配線基板。

【請求項3】 前記半田バンプの頂部の平坦面の直径が、半田バンプ下地パッドの直径と略等しいことを特徴とする前記請求項1又は2に記載の半田バンプを有する配線基板。

【請求項4】 前記半田バンプの頂部の平坦面の直径が、半田バンプ下地パッドの直径と略等しく、且つ半田バンプの高さが半田バンプ下地パッドの直径より小さいことを特徴とする前記請求項1又は2に記載の半田バンプを有する配線基板。

【請求項5】 前記請求項1～4のいずれかに記載の半田バンプを有する配線基板の製造方法において、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田材料を載置した後に、該複数の半田材料の上方の所定の高さ規制位置に該接合面と所定間隔を保つ平面を形成する規制部材を配置し、加熱して半田を溶融することにより、該複数のパッド上に形成される半田バンプの高さを一括して規制して、頂部が平坦な複数の半田バンプを形成することを特徴とする半田バンプを有する配線基板の製造方法。

【請求項6】 前記請求項1～4のいずれかに記載の半田バンプを有する配線基板の製造方法において、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田バンプを一旦形成した後に、該複数の半田バンプの頂部をその高さが揃うようにプレスして、該頂部が平坦な複数の半田バンプを形成することを特徴とする半田バンプを有する配線基板の製造方法。

【請求項7】 前記請求項1～4のいずれかに記載の半田バンプを有する配線基板の製造方法において、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田バンプを一旦形成した後に、該複数の半田バンプの頂部をその高さが揃うように研磨し、該頂部が平坦な複数の半田バンプを形成することを特徴とする半田バンプを有する配線基板の製造方法。

【請求項8】 配線基板の主面上に載置された半田材料の上方に配置され、該半田材料の加熱溶融の際に、形成される半田バンプの頂部の高さを規制することにより該頂部に平坦面を形成する治具であって、前記半田バンプの頂部の高さを規制するための平面を有する規制部材と、該規制部材とは別体に形成され、該規制部材の前記平面側に配置されて、該規制部材を支持するとともに、前記平面の位置を規定する脚部と、を備えたことを特徴とする平坦化治具。

2

【請求項9】 前記平坦化治具を配置したときに、前記規制部材の前記平面が前記配線基板の前記主面と平行になる前記脚部を有することを特徴とする前記請求項8に記載の平坦化治具。

【請求項10】 前記脚部が、棒材であることを特徴とする前記請求項9に記載の平坦化治具。

【請求項11】 前記規制部材の前記平面側には、前記脚部が嵌められる溝部が形成されていることを特徴とする前記請求項10に記載の平坦化治具。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フリップチップ接合用基板やボールグリッドアレイ基板等の半田バンプを有する配線基板及びその製造方法及び平坦化治具に関するものである。

【0002】

【従来の技術】従来より、例えば集積回路チップを集積回路基板に実装する場合には、集積回路チップ及び集積回路基板の接合面に、格子状又は千鳥状に複数の端子を形成し、これによって両者を接合するフリップチップと呼ばれる方式が知られている。

【0003】また、集積回路チップを搭載した集積回路基板とプリント基板（マザーボード等）との接合においては、集積回路基板の他方の接合面（集積回路チップを搭載した接合面と反対側の接合面）に、接合用の高融点半田やCu等のボールを用いて格子状に複数の端子を形成し、これによってプリント基板と接合する方式も知られており、このような基板はボールグリッドアレイ（BGA）基板と呼ばれる。

【0004】これらの格子状又は千鳥状の面接合端子を備えた集積回路基板等を製造する方法としては、例えばソルダーペースト法等の各種の方法が知られている。例えばソルダーペースト法とは、図15（a）に示すように、集積回路基板上に形成した下地導電性パッドの上に、印刷によって半田ペーストを配置し、その後、加熱して半田を溶融させることによって、パッド上に半球状又は球状の半田バンプを形成する方法である。

【0005】

【発明が解決しようとする課題】ところが、上記のような方法で半田バンプを形成する場合には、下記のような問題があり、一層の改善が求められている。

①通常、集積回路基板上に設けられた個々の半田バンプは、集積回路チップやプリント基板との接合性等を高めるために、その高さが揃っていることが好ましいとされている。つまり、図15（b）に示すように、個々の半田バンプのコーポラナリティは、小さい方が好ましいとされている。

【0006】ここで、コーポラナリティ（Coplanarity）とは、各半田バンプの頂点Pをその間に含むような平行な二つの平面S1、S2の間隔dで定義され、半田バ

(3)

3

ンプの高さの不均一性を示す指標である。尚、本発明においては、コーポラナリティは、半田バンプの形成された領域の大きさに依存するので、半田バンプ間の最大距離（通常は半田バンプ形成領域の対角距離）で除した単位長さ当りのコーポラナリティも用いる。

【0007】ところが、半田バンプ自体の高さは、パッドに付着させた半田のボリュームやパッドの面積等によって異なるので、半田のボリュームやパッドの面積等が異なると、半田バンプの高さが揃いになる。従って、コーポラナリティが大きくなるという問題があった。また、仮に、半田バンプ自体の高さが揃っていても、基板が反っている場合には、同様に、コーポラナリティが大きくなるという問題があった。

【0008】このコーポラナリティが大きくなると、集積回路基板と集積回路チップ又はプリント基板とを接合する際に、向かい合う端子同士の距離が揃いとなるので、接合不良が発生することがある。また、各半田バンプにプローブを接触させ、配線の導通や配線間の絶縁を検査する場合でも、プローブが同時に所定のあるいは全ての半田バンプに接触するのが難しくなるので、正確に測定できないことがある。

【0009】②また、集積回路基板の接合性を調べる目的で、半田バンプのコーポラナリティを測定するのに画像認識を利用するが、半田バンプの頂部は曲面であるので、半田バンプの最高点（頂点）を検出するのが難しく、近似的に最高点を求めるにも、レーザ光の照射ポイントを最低3箇所設定しなければならず、大変手間がかかるという問題があった。

【0010】本発明は、前記課題を解決するためになされたものであり、半田バンプのコーポラナリティを低減できるとともに、コーポラナリティの測定を簡易化できる半田バンプを有する配線基板及びその製造方法及び平坦化治具を提供することを目的とする。

【0011】

【課題を解決するための手段】前記目的を達成するための請求項1の発明は、基板の接合面に線状又は面状に複数個配置された半田バンプの頂部が平坦であることを特徴とする半田バンプを有する配線基板を要旨とする。

【0012】尚、ここで半田とは、Pb-Sn系の軟ろうの他、例えばバンプ材料として使用されるAu-Sn系、Au-Si系等、450℃以下の低融点を有する広義のろう材を意味する。また、配線基板とは、①集積回路チップが実装される基板だけでなく、②プリント基板と接合される基板、及び③集積回路チップ自身（即ちフリップチップ）をも意味する。具体的には、①集積回路チップとの接合（フリップチップ接合）のために一方の面に複数の半田バンプが設けられた基板、②一方の面にプリント基板との接合用の複数の半田バンプ（この場合は通常BGA）を備えた基板、③複数の半田バンプを有する集積回路チップを意味する。

4

【0013】前記線状の配置としては、例えば四角形の枠状の配置が挙げられる。また、面状の配置としては、例えば格子状又は千鳥状にて所定の領域を占める配置が挙げられる。請求項2の発明は、前記半田バンプのコーポラナリティが、1mm当り0.5μm以下であることを特徴とする前記請求項1記載の半田バンプを有する配線基板を要旨とする。

【0014】請求項3の発明は、前記半田バンプの頂部の平坦面の直径が、半田バンプ下地パッドの直径と略等しいことを特徴とする前記請求項1又は2に記載の半田バンプを有する配線基板を要旨とする。

【0015】請求項4の発明は、前記半田バンプの頂部の平坦面の直径が、半田バンプ下地パッドの直径と略等しく、且つ半田バンプの高さが半田バンプ下地パッドの直径より小さいことを特徴とする前記請求項1又は2に記載の半田バンプを有する配線基板を要旨とする。

【0016】請求項5の発明は、前記請求項1～4のいずれかに記載の半田バンプを有する配線基板の製造方法において、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田材料を載置した後に、該複数の半田材料の上方の所定の高さ規制位置に該接合面と所定間隔を保つ平面を形成する規制部材を配置し、加熱して半田を溶融することにより、該複数のパッド上に形成される半田バンプの高さを一括して規制して、頂部が平坦な複数の半田バンプを形成することを特徴とする半田バンプを有する配線基板の製造方法を要旨とする。

【0017】前記半田材料としては、半田ペースト、半田ブリフォーム、半田ボール、既に半田バンプとして形成されたものなどが挙げられる。前記規制部材の材質としては、チタンやステンレス等の金属、アルミナや窒化珪素や炭化珪素等のセラミックス、ガラス等が挙げられるが、半田に濡れない又は濡れ難いものが好適である。特に、加工精度や熱による変形が少ない点で、セラミックスが好適である。

【0018】この規制部材は、各半田バンプの頂部の高さを同じにしつつ頂部を平坦にするものである。例えば平板状部材の両端に脚部を設けてコ字状とすると、この脚部の長さ（高さ）で半田バンプの高さを一括して均一化でき、しかも、作業性が向上し好適である。

【0019】前記半田を溶融する温度としては、半田バンプの融点（即ち半田の融点）以上であればよいが、例えば融点の10～40℃高い温度を採用できる。請求項6の発明は、前記請求項1～4のいずれかに記載の半田バンプを有する配線基板の製造方法において、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田バンプを一旦形成した後に、該複数の半田バンプの頂部をその高さが揃うようにプレスして、該頂部が平坦な複数の半田バンプを形成することを特徴とする半田バンプを有する配線基板の製造方法を要旨とする。

【0020】前記プレスを行う場合には、例えばプレス

(4)

5

装置の押圧部分をヒータにより加熱する方法と加熱しない方法とがある。このうち、加熱する場合は、過大な応力をかけることなく、表面が滑らかな半田バンプを形成できるので好適である。尚、この場合、加熱による酸化を防止するために、非酸化性の雰囲気中にてプレスを行うことが好ましい。

【0021】請求項7の発明は、前記請求項1～4のいずれかに記載の半田バンプを有する配線基板の製造方法において、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田バンプを一旦形成した後に、該複数の半田バンプの頂部をその高さが揃うように研磨し、該頂部が平坦な複数の半田バンプを形成することを特徴とする半田バンプを有する配線基板の製造方法を要旨とする。

【0022】前記研磨を行う手段としては、例えばグラインダーのような回転研磨板を有する研磨装置を採用できる。請求項8の発明は、配線基板の主面上に載置された半田材料の上方に配置され、該半田材料の加熱溶融の際に、形成される半田バンプの頂部の高さを規制することにより該頂部に平坦面を形成する治具であって、前記半田バンプの頂部の高さを規制するための平面を有する規制部材と、該規制部材とは別体に形成され、該規制部材の前記平面側に配置されて、該規制部材を支持するとともに、前記平面の位置を規定する脚部と、を備えたことを特徴とする平坦化治具を要旨とする。

【0023】前記規制部材を構成する材料としては、チタンやステンレス等の金属、アルミナや窒化珪素や炭化珪素等のセラミックス、ガラス等が挙げられるが、半田に濡れない又は濡れ難いものが好適である。特に、加工精度や熱による変形が少ない点で、セラミックスが好適である。

【0024】請求項9の発明は、前記平坦化治具を配置したときに、前記規制部材の前記平面が前記配線基板の前記主面と平行になる前記脚部を有することを特徴とする前記請求項8に記載の平坦化治具を要旨とする。

【0025】請求項10の発明は、前記脚部が、棒材であることを特徴とする前記請求項9に記載の平坦化治具を要旨とする。前記棒材としては、丸棒や角棒等を採用できる。

【0026】請求項11の発明は、前記規制部材の前記平面側には、前記脚部が嵌められる溝部が形成されていることを特徴とする前記請求項10に記載の平坦化治具を要旨とする。

【0027】

【発明の実施の形態】請求項1の発明では、配線基板の半田バンプの頂部は平坦とされている。従って、配線基板のコーポラナリティーの測定のために照射するレーザ光の照射点を少なくすることができるので（例えば1箇所を済み）、作業能率が大きく向上する。

【0028】また、半田バンプの頂部を平坦とするため

6

の加工は、後述するように、コーポラナリティーの低減にも寄与するものである。例えばこの半田バンプを設けた基板と集積回路チップ又はプリント基板とを向い合わせた場合には、半田バンプは相手の集積回路チップ又はプリント基板のパッド等と完全に接触するか或は半田付けが可能な位置まで近接する。更に、半田バンプを再溶融（リフロー）するとバンプ頂部の高さが高くなる。

【0029】これは、図6に示すように、元々球状になろうとする半田をつぶして（又は削って）平坦部を作っている。接合時に半田が再溶融した時に、再び球状になろうとし、その結果、バンプ高さが上昇する。よって、図7に示すように、本発明の配線基板と接合相手（半導体素子、マザーボード）を接合の為に重ね合わせた時、相手側のパッドのコーポラナリティーが悪くてパッドと本発明の配線基板の半田バンプが接していない場合でも、接合時に半田が再溶融した時に、半田頂部が上昇して相手側パッドに近づいて接触しようとする。よって、接合不良が発生しにくく、接合性に優れる。尚、接合相手のコーポラナリティーは、半導体素子の場合約10μm、マザーボードの場合約100μm程度あり、接合時に半田バンプの高さがそれ以上上昇できれば確実に接合できることになる。

【0030】また、コーポラナリティーが小さい場合には、導通検査や絶縁検査においても、プローブは所定のあるいは全ての半田バンプに接触することができ、よって、確実な検査を行うことができる。ここで、前記バンプ頂部の平坦な部分（平坦部）の大きさ及びその特性について述べる。

【0031】①平坦部の径は、なるべく大きい方が望ましい。これは、半田溶融時には、半田が表面張力で球状になろうとするので、平坦部が大きいほど（より下方にバンプが押しつぶされているほど）、接合時の半田再溶融時に半田バンプの頂部の高さが溶融前より大きくなるからである。

【0032】図8に、(a)平坦化なしのバンプを下方に押しつぶしてできたバンプ頂部が平坦なバンプの例 (b)、(c)、(d)、即ち平坦化の程度の異なる例を示す。図8のように、バンプをより下方に押しつぶしてバンプ高さを低くしたもののほど、バンプ頂部の平坦部は大きくなる ($a < b < c < d$)。そして、半田再溶融時には、(b)、(c)、(d)とも(a)の形状に戻るため、(b)、(c)、(d)は(a)とのバンプの高さの差だけ、接合時の半田再溶融時にバンプ高さが上昇する（上昇量 $a < b < c < d$ ）。従って、平坦部の径が大きいほど、接合時に半田バンプ頂部が接合対象である相手側のパッド等に大きく近づくから、本発明の配線基板のもつコーポラナリティーや相手側の基板等の表面性が悪くても接合しやすくなる。

【0033】②平坦部の径は、バンプ下地パッドの径×

(5)

7

1. 5倍以下が望ましい。これは、下記表1のように、パッド径の1.5倍を上回ると、図9に示すように、接合時の半田再熔融時にパッドからはみ出した半田が分離してこぼれ落ち、できた半田ボールが基板上のパッド間に付着すると、絶縁性の低下の恐れがあるからである。*

バンブ下地パッド径：150 μ m、バンブ高さ：50 μ m

平坦部径	半田ボール発生率
150 μ m (パッド径 \times 1.00)	0/10000パッド (0%)
188 μ m (パッド径 \times 1.25)	0/10000パッド (0%)
225 μ m (パッド径 \times 1.50)	0/10000パッド (0%)
263 μ m (パッド径 \times 1.75)	1000/10000パッド (10%)
300 μ m (パッド径 \times 2.00)	5000/10000パッド (50%)

8

*尚、下記表1に、平坦部径と半田ボール発生率の関係を示す。

【0034】

【表1】

【0035】③平坦部の径は、(パッド径+パッド間距離 \times 0.5)以下が望ましい。これは、平坦化することで、平坦部が場合によってはパッド径よりも外にはみ出すことがあるが、はみ出し過ぎると、下記表2及び図10に示すように、接合時に隣接するパッドの半田とショ ※20

※一トする恐れがあるからである。尚、下記表2に、平坦部径と接合時のパッド間半田ブリッジ(ショート)の発生率を示す。

【0036】

【表2】

バンブ下地パッド径：150 μ m、パッド間距離：100 μ m

バンブ高さ：50 μ m

平坦部径	接合時のパッド間半田ブリッジ発生率
150 μ m (パッド径+パッド間距離 \times 0.0)	0/10000パッド (0%)
180 μ m (パッド径+パッド間距離 \times 0.3)	0/10000パッド (0%)
200 μ m (パッド径+パッド間距離 \times 0.5)	0/10000パッド (0%)
220 μ m (パッド径+パッド間距離 \times 0.7)	2000/10000パッド (20%)
250 μ m (パッド径+パッド間距離 \times 1.0)	バンブ平坦化時に全数半田ブリッジ

【0037】④平坦部の径は、画像処理の観点から、 ϕ 50 μ m以上が好ましい(アライメントマーク使用時)。これは、画像処理機の差もあるが、おおむね ϕ 50 μ m以上の平坦部があれば、確実に画像処理機で半田バンプの平坦部を認識可能であり、レーザー3次元測定

器によるコーポラナリティーの自動測定が容易となるからである。尚、下記表3に、平坦部径と画像処理機のエラー発生率の関係を示す。

【0038】

【表3】

バンブ下地パッド径：150 μ m、バンブ高さ：50 μ m

平坦部径	画像認識エラー発生率	
	A社製 画像処理機	B社製 画像処理機
ϕ 20 μ m	100/100 (100%)	70/100 (70%)
ϕ 30 μ m	40/100 (40%)	20/100 (20%)
ϕ 40 μ m	5/100 (5%)	0/100 (0%)
ϕ 50 μ m	0/100 (0%)	0/100 (0%)
ϕ 60 μ m	0/100 (0%)	0/100 (0%)

(6)

9

【0039】従って、上記の①～④が許容限界値であることを考慮すると、安全を見込んで、平坦部の径は、パッド径×(0.5～1.2)の範囲が好適であると言える。具体的には、例えばパッド径150μm、パッド間距離100μmの場合は、許容平坦部サイズは、φ50～200μm、最適平坦部サイズは、φ75～180μmである。

【0040】請求項2の発明では、半田バンプのコーポラナリティとして、1mm当り0.5μm以下としたので、集積回路チップやプリント基板のパッド等との接合を好適に行うことができるとともに、導通検査や絶縁検査等を正確に行うことができる。

【0041】本発明では、コーポラナリティを1mm当り0.5μmとしているので、配線基板と集積回路チップやマザーボード等のプリント基板とを接合する場合に、半田バンプと相手側のチップや基板に形成したパッド等とを確実に接合することができる。

【0042】請求項3の発明では、半田バンプの頂部の平坦面の直径を、半田バンプ下地パッドの直径と略等しくしている。つまり、本発明では、頂部が平坦な半田バンプ形状であるので、集積回路チップやプリント基板と接合するため、基板を加熱して半田バンプの半田を再熔融すると、半田が球状になろうとしてその頂部の高さが高くなり、万一、半田バンプの頂部と集積回路チップやプリント基板のパッド等が離れているものがあったとしても、再熔融時の高さの上昇により、半田が相手方のパッドに接触し、接合が行われる。特に、本発明のように、バンプ下地パッドの直径と略等しい平坦面の直径が得られるまでつぶれた半田バンプにおいては、高さの上昇の程度*

バンプ下地パッド径：150μm、平坦部径：150μm

半田バンプ高さ	再熔融時の 半田バンプ高さ	再熔融時の 半田バンプ高さ上昇量
50μm	80μm	30μm
100μm	130μm	30μm
150μm	178μm	28μm
200μm	223μm	23μm
250μm	271μm	21μm

【0046】なお、半田バンプをつぶし過ぎ、平坦部径がバンプ下地パッド径よりも大きくはみ出しすぎると、接合時に、はみ出した半田が分離して半田ボールを形成して絶縁性が低下することや、隣接バンプ間で半田ブリッジが発生してショートすることがある。しかし、本発明では、平坦部径をバンプ下地パッド径と略等しくしているので、半田ボール形成や半田ブリッジ発生の不良がなく、接合性に優れている。

【0047】前記請求項3又は4の形状の半田バンプを形成する場合、図11に示すように、以下の式(1)から※

$$S = (r^2 \times T + T^3 / 6) \times \pi$$

10

* が大きいので、接合性に優れている。

【0043】なお、半田バンプをつぶし過ぎ、平坦部径がバンプ下地パッド径よりも大きくはみ出しすぎると、接合時に、はみ出した半田が分離して半田ボールを形成して絶縁性が低下することや、隣接パッド間で半田ブリッジが発生してショートすることがある。しかし、本発明では、平坦部径をバンプ下地パッド径と略等しくしているので、半田ボール形成や半田ブリッジ発生の不良がなく、接合性に優れている。

【0044】請求項4の発明では、半田バンプの頂部の平坦面の直径を、半田バンプ下地パッドの直径と略等しくし、且つ半田バンプの高さを半田バンプ下地パッドの直径より小さくしている。つまり、本発明では、頂部が平坦な半田バンプ形状であるので、集積回路チップやプリント基板と接合するため、基板を加熱して半田バンプの半田を再熔融すると、半田が球状になろうとしてその頂部の高さが高くなり、万一、半田バンプの頂部と集積回路チップやプリント基板のパッド等が離れているものがあったとしても、再熔融時の高さの上昇により、半田が相手側のパッドに接触し、接合が行われる。特に、本発明のように、バンプ下地パッドの直径と略等しい平坦面の直径をもち、且つ半田バンプの高さが半田下地パッドの直径よりも小さい半田バンプにおいては、高さの上昇の程度が大きいので、接合性に優れている。下記表4に、平坦部径と半田下地パッド径が等しい場合の、半田バンプ高さとの接合時の半田バンプ高さ上昇量の関係を示す。

【0045】

【表4】

※半田体積を求められるので、半田を塗布する量（印刷法の場合は、メタルマスクの開口径と板厚）を適正值に設定し、希望する半田バンプ高さとなるよう半田バンプをつぶせば容易に形成可能である。また、式(1)と式(2)から、請求項3又は4の形状の半田バンプの高さが、接合時の再熔融時にどれだけ上昇するのか計算で求められるので、どれだけ接合時に半田バンプの高さが上昇する必要があるのかによって、半田バンプの形状を計算で求めることができ、製品設計が容易に行える利点がある。

【0048】平坦化時のバンプ体積；S

…(1)

(7)

11

再熔融時のバンプ体積；S

$$S = (2 \times L^3 + 3 \times L^2 \times t - t^3) \times \pi / 3 \quad \dots(2)$$

ここで、 $L^2 = r^2 + t^2$ 、 π ；円周率、

t；底部から中心までの長さ

L；再熔融時の半田バンプの半径

r；下地パッド径

請求項5の発明では、基板の接合面上に線状又は面状に配置された複数のパッド上に各々半田材料を載置した後に、複数の半田材料の上方の所定の高さ規制位置（即ち

10 溶融時に半田バンプの高さを一括して規制する位置）に、接合面と所定間隔を保つ平面を形成する規制部材を配置し、加熱して半田を溶融することにより、頂部が平坦な複数の半田バンプを形成する。

【0049】つまり、複数の半田材料上にわたって（形成される半田バンプの）頂部が一定以上の高さにならないように、規制部材のなす平面を配置して、半田材料を加熱して溶融するので、半田バンプの頂部は平坦になるとともに、その高さは等しくなり、コーポラナリティが小さくなる。

【0050】この場合、仮に配線基板に多少の反りがあったとしても、それは、規制部材のなす平面で規制された半田バンプの高さによって調整され、基板の反りを吸収することになるので、この点からも、コーポラナリティが小さくなるという利点がある。

【0051】従って、構造がシンプルな治具を用い、半田の溶融時に平坦化を同時に行うという簡易な手段によって、作業工程を増やしたり新たな設備投資をすることなく、接合等に関して好適な半田バンプを有する配線基板を製造することができる。特に、半田バンプの高さの設定に、規制部材として脚部を有するコ字状の平板治具を使用する場合には、半田バンプの高さは脚部の長さで決まるため、安定した状態で作業を行うことができるという利点がある。

【0052】また、一般に、半田は酸化し易いが、半田の溶融は通常非酸化雰囲気にて行われるので、酸化の程度が少なく、集積回路チップやプリント基板の接合時に再溶融を行う場合でも、高い接合性を維持することができる。請求項6の発明では、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田バンプを一旦形成した後に、複数の半田バンプの頂部をその高さが揃うようにプレスして、頂部が平坦な複数の半田バンプを形成する。

【0053】このプレスを行う場合、プレス装置の押圧部分をヒータにより加熱する方法と加熱しない方法とがある。このうち、加熱する場合は、半田バンプを軟化・溶融させることにより、過大な応力を発生させることなく、プレス加工応力による酸化を抑制して、スムーズに半田バンプの頂部を平坦にすることができる。また、冷間にてプレスを行う場合には、加熱のためのヒータが不要であり、容易に半田バンプの頂部を平坦にすることが

12

できる。つまり、プレスという簡易な手段で、接合等に関して好適な半田バンプを有する配線基板を製造することができる。

【0054】請求項7の発明では、基板の接合面に線状又は面状に配置された複数のパッド上に各々半田バンプを一旦形成した後に、複数の半田バンプの頂部をその高さが揃うように研磨し、頂部が平坦な複数の半田バンプを形成する。つまり、グラインダーのような研磨機で研磨するだけで、容易に、半田バンプの頂部を平坦にすることができ、接合等に関して好適な半田バンプを有する配線基板を製造することができる。

【0055】尚、前記請求項5～7の発明による半田バンプは、頂部が平坦であることは共通しているが、その表面や断面等を検査することによって、溶融して形成されたものか、プレスして形成されたものか、或は研磨して形成されたものかが分かるので、容易に判別可能である。

【0056】請求項8の発明では、平坦化治具は、半田バンプの頂部の高さを規制するための平面を有する規制部材と、これとは別体で規制部材を支持してその平面の位置を規定する脚部とを備えている。規制部材とその規制部材の平面から突出する脚部とが一体となっている平坦化治具を、例えばセラミックのような難加工材料からなる平板を研削して製造することは容易ではない。特に、平面の平面度を高い水準に保つことは困難である。

【0057】そこで、本発明では、規制部材と脚部とを別体にするにより、その製造を容易にしている。つまり、本発明の場合、規制部材のみを単独で形成できるので、半田バンプの頂部を平坦にする平坦化治具の材料として、（例えば熱膨張率が小さい、半田が付着し難い等の点で）好適なセラミック等を規制部材として用いることができる。しかも、この規制部材には平面から突出する脚部がないので、平面の平面度を高くする加工は容易である。また、脚部に関しても、脚部として必要な特性のみに着目して材料を選択できるので、平坦化治具の製造が容易になるだけでなく、配線基板の製造コストの低減等の利点がある。つまり、脚部は、規制部材のように半田の付着性等を考慮する必要がなく、よってセラミック等で製造する必要はないので、その材料として、例えば加工が容易でコストも低い金属等を用いることができる。

【0058】請求項9の発明では、平坦化治具は、規制部材の平面が配線基板の主面と平行になる（別体の）脚部を有している。よって、この規制部材を脚部を介して配線基板上に配置することにより、規制部材の平面が配線基板の主面と平行になるので、半田バンプの頂部には配線基板と平行な平面が形成される。

【0059】請求項10の発明では、平坦化治具の脚部

13

として棒材を採用できるので、脚部の製造が容易である。棒材としては、丸棒材や角棒材を採用でき、特に丸棒材は入手（又は加工）が容易であり、寸法精度の高い丸棒材を得るのも容易である。請求項11の発明では、規制部材の平面側には、脚部が嵌められる溝部が形成されている。よって、この溝部に棒材を配置することにより、脚部の位置決めや固定を容易に行うことができる。また、溝部の深さを調節することにより、規制部材と配線基板との間隔（即ち半田バンプの高さ）を設定することができる。

【0060】特に、一般に太さの均一で強度のある細線の限度は、約0.3mmまでなので、これより低い半田バンプを形成する場合は、例えばセラミック板に凹みを研削し、この部分に細線をはめ込むことで対応できる。尚、例えばセラミックに溝を形成する加工は、セラミックに凸部を形成する加工と比べて、特に平面の平面度が高い水準に維持する点や加工面積の点等で容易である。

【0061】

【実施例】次に、本発明の半田バンプを有する配線基板及びその製造方法の実施例について説明する。

（実施例1）本実施例は、半田の熔融時に、半田バンプの頂部の平坦化を行うものである。

【0062】尚、ここでは、集積回路チップ実装用の樹脂製の集積回路基板（以下配線基板と称す）、即ち、集積回路チップをフリップチップ法によって接合するための半田バンプを有する配線基板及びその製造方法について述べる。図1（a）に示すように、本実施例の半田バンプ1を有する配線基板3は、外径が約2.5mm角、板厚約1mmの樹脂製の基板である。

【0063】①この配線基板3を製造する場合には、図1（b）に拡大及び破断して示すように、まず、BTコア基板5上にエポキシ樹脂による絶縁層7を形成するとともに、BTコア基板5及び絶縁層7にわたって、無電界Cuメッキ及び電解Cuメッキを用いたセミアディティブ法によってCu内部配線9を形成して積層する。尚、Cu内部配線9の形成法としては、サブトラクティブ法やフルアディティブ法によってもよい。

【0064】②次に、配線基板3の最表面では、前記Cu内部配線9と接合されるCu配線11の耐食のため及び半田との密着性を向上させるために、無電解Ni-Pメッキによって約3μmのNi-P層13を形成し、更にその上に、無電解Auメッキによって約0.1μmのAu層15を形成して、Ni-P層13及びAu層15からなる下地導電性パッド（以下単にパッドと称す）17を作成する。尚、その他の部位には、アクリルやエポキシ樹脂などにより、ソルダーレジスト層19を形成する。

【0065】尚、上述したメッキ方法は、周知の多層プリント配線板のメッキ方法と同様であるので詳述しない（例えば、「多層プリント配線板ステップ365」；藤

(8)

14

平・藤森共著；工業調査会；1989年発行参照）。

③次に、図2（a）に模式的に示すように、配線基板3の表面（接合面）に形成されたメッキ済みのパッド17の上に、パッド17全体を覆うようにして、36Pb-64Snの半田共晶ペースト（融点約183℃）を、図示しないメタルマスクを用いて印刷して、ペースト層21を形成する。尚、パッド径はφ約150μmであり、メタルマスクの開口径はφ200μm、マスク板厚は70μmである。

10 【0066】④次に、平坦化治具23を、複数のペースト層21上を一括して覆うように、配線基板3上にセットする。この平坦化治具23とは、例えば窒化珪素からなるセラミックス製の治具であり、複数のペースト層21にわたる長さを有する平板状の規制部材23aと、規制部材23aの両側に配置された同じ高さを有する脚部23bとを備え、コ字状形態を有している。尚、平坦化治具23の凹部底面（平面）23cは、精密に研磨され、その平面度は例えば0.1μm/mmである。

20 【0067】この脚部23bの長さ（高さ）は、平面23cがペースト層21の上面に接するか或は僅かの間隔を有する長さ（h=例えば50μm）に設定されている。つまり、後述する半田の熔融によって半田バンプを形成する際に、球状となろうとする半田の頂部が平面23cに接することで、半田バンプ1の頂部の高さを所定値に規制するような値に設定されている。

30 【0068】⑤次に、配線基板3に平坦化治具23を載置した状態で、図示しないリフロー炉内に配置して、半田の融点（この場合は183℃）より10～40℃高い温度（例えば200℃）に加熱し、その後冷却する。これによって、前記図1に示すような半田バンプ1を有する配線基板3を完成した。

【0069】尚、半田バンプ1の形成された領域は、縦1.2mm×横17.5mmの長方形で、バンプ間の最大寸法は、対角方向の21.2mmであった。そして、上述した方法によって得られた半田バンプ1の平坦とされた頂部の直径（平坦部の直径）は、80～140μmであった。また、半田バンプ1のコポラナリティは、7μmであり、単位長さ当りでは、0.33（=7/21.2）μm/mmであった。

40 【0070】尚、従来のように、平坦化治具23を使用しない場合は、半田バンプのコポラナリティは、21μmであり、単位長さ当りでは、1.0μm/mmである。このように、本実施例によれば、規制部材23a及び脚部23bを有する平坦化治具23を、ペースト層21上の所定の位置に配置することにより、半田の熔融時に複数の半田バンプ1の頂部を一括して平坦化することができる。

50 【0071】また、半田バンプ1の頂部の位置検出が容易であるので、コポラナリティの測定が簡易化されるという効果がある。その上、全ての半田バンプ1の頂部

(9)

15

が、半田の熔融時に1つの平面23cにより平坦化されるので、コーポラナリティーを小さくすることができ、よって、配線基板3と集積回路チップやプリント基板との接合性を高めることができるとともに、導通検査や絶縁検査等も確実に行うことができるという利点がある。

【0072】特に、平面23cにより一括して平坦化するので、仮に何らかの理由で配線基板3自身が反っていたとしても、半田の熔融による平坦化の過程で、その反りによるパッド17の高さの違いを吸収して、平面23cにならった頂部が形成される(図2(b)参照)。従って、その点からも、コーポラナリティーが低減するという顕著な効果を奏する。

【0073】実際、本実施例では、半田バンプ1間の最大距離21: 2mm当り13 μ m程度の配線基板3の反りが観察された。しかし、半田バンプ1のコーポラナリティーは上述のように7 μ mに抑えられており、配線基板3の反りを吸収してコーポラナリティーを低減できることがわかる。

【0074】更に、平坦化治具23の脚部23bの高さを変えるだけで、半田バンプ1の高さを任意の高さに容易に設定することができる。尚、上記のように平坦化治具23を使用して製作した上記配線基板3を、再度加熱して、半田を再熔融(リフロー)したところ、リフローした半田は表面張力で球状になり、頂部の平坦部がなくなると共に、頂部(最高部)の高さが上昇した。その変化は、加熱前は高さが45~55 μ mであったところ、加熱後は75~105 μ mとなり、各々30~50 μ mの高さの上昇が見られた。

【0075】このことは、接合のために、接合相手である集積回路チップやプリント基板と本実施例の配線基板3とを重ね合わせたときに、この配線基板3の相手方に反り等があるために、半田バンプ1と相手方の接合対象(パッド等)とが接触していないものがある場合でも、両者の接合を良好に行いうることを示している。というのも、配線基板3とプリント基板等との接合のために、加熱して半田をリフローさせると、半田バンプ1の頂部の高さが上昇し、相手方のパッドと接触するようになるためである。

【0076】従って、上記実施例の場合で言えば、接合相手のパッドの形成されている領域の反りや高さのばらつきが30 μ m以下であれば、相手方のパッドの高さ方向の位置のばらつきを吸収して接合が可能であり、極めて接合性の優れた配線基板3であることが判る。

【0077】半田バンプ1の特性としては、このような頂部の高さの上昇はできるだけ大きな値を示すことが好ましく、また、絶縁性を低下させる半田ボールの形成や半田ブリッジの発生のないことが望ましい。そのためには、半田バンプ1の平坦面の径をパッド17の径とほぼ等しくすると良く、さらに、半田バンプ高さをパッド17の直径よりも小さくするとなお良い。

16

(実施例2) 次に、実施例2について説明する。

【0078】本実施例は、圧縮プレスで半田バンプの頂部を平坦化するものである。尚、前記実施例1と同様な部分の説明は、省略又は簡略化する。

①前記実施例1と同様な材料及び同様な前記①、②、③の工程にて、配線基板上のパッドの上に、半田ペーストを印刷する。

【0079】②そして、この半田ペーストを印刷した配線基板を、従来と同様に、リフロー炉内に配置して、半田の融点より10~40℃高い温度に加熱し、その後冷却する。これによって、図3及び図4(a)に示すような略球状の半田バンプ31を有する配線基板33を得る。

【0080】③次に、この半田バンプ31を有する配線基板33を、断面略コの字状のステンレス製の下治具35内に收容する。尚、半田バンプ31の高さは、「下治具35の凹部35aの深さ(例えば1.05mm)ー配線基板33の厚み(例えば1.00mm)」となるので、設定したい半田バンプ31の高さに応じて側壁35bの高さ又は凹部35aの深さを設定しておく。

【0081】④次に、圧縮プレス装置37のステンレス製のプレス上板39を下降させて、プレス圧; 5kg/cm²で1分間にわたり、半田バンプ31の頂部を押圧して平坦化する。尚、プレス上板39及び下治具35の凹部35aとも、その平面度は0.15 μ m/mmである。

【0082】これにより、図4(a)に示すように、プレス前には、略球状のコーポラナリティーが21 μ mであった半田バンプ31の頂部が押しつぶされて、図4(b)に示すように、コーポラナリティー; 10 μ m、単位長さ当りのコーポラナリティー; 0.47 μ m/mmの半田バンプ31を有する配線基板33が得られた。尚、プレスされた半田バンプ31の頂部の周囲に微細なシワが入るのが、この製造方法の特徴である。

【0083】このように、本実施例によれば、一旦半田を熔融して球状化した複数の半田バンプ31の頂部を加工して一度にプレスすることにより、頂部が平坦な複数の半田バンプ31を一括して形成することができる。そのため、前記実施例1と同様に、コーポラナリティーの測定が簡易化されるなどの効果がある。尚、配線基板33に反りがある場合は、押圧により配線基板33が凹部35aの平面にならって平坦になる。すると、プレス上板39を上方に戻した場合に、配線基板33の反りが多少戻る場合があるが、それでも従来よりはコーポラナリティーは小さくなるので、配線基板33の接合性を高めることができ、絶縁検査等も確実に行うことができる。

【0084】更に、下治具35の凹部35aの深さを変えるだけで、半田バンプ31の高さを任意の高さに容易に設定することができる。その上、単にプレスを行うだけで済むので、その作業が容易であるという利点があ

(10)

17

る。

(実施例3) 次に、実施例3について説明する。本実施例は、圧縮プレスで半田バンプの頂部を平坦化する点は、前記実施例2と同様であるが、プレスする際に熱を加える点が異なる。尚、前記実施例2と同様な部分の説明は、省略又は簡略化する。また、図の番号は同じものを用いる。

【0085】①前記実施例2の①、②、③の工程を経て、前記図3に示すように、略球状の半田バンプ31を有する配線基板33を、下治具35内に収容する。

②次に、図示しない断熱材で、圧縮プレス装置37及び下治具35の周囲を覆うとともに、その内部に窒素ガスを100リットル/分の割合で流した状態で、約220℃に加熱したプレス上板39を下降させて、プレス圧；5 kg/cm²で1分間にわたり、半田バンプ31の頂部を押圧するとともに加熱軟化（熔融）させて、平坦化する。尚、このプレス上板39の内部には図示しないヒータが配置されており、このヒータにより、プレス上板39は、半田の融点より20～60℃高い温度に加熱されている。

【0086】これにより、図4(a)に示すように、プレス前の略球状の半田バンプ31の頂部が押しつぶされて、図4(c)に示すように、コーポラナリティー；7 μm、単位長さ当りのコーポラナリティー；0.33 μm/mmの半田バンプ31を有する配線基板33が得られた。

【0087】尚、プレスされた半田バンプ31の頂部の周囲は、前記実施例2のような微細なシワが入らず滑らかなのが、この製造方法の特徴である。このように、本実施例によれば、一旦半田を熔融して球状化した複数の半田バンプ31の頂部を、一度に融点以上に加熱したプレス上板39でプレスすることにより、頂部が平坦で且つシワ等の入らない複数の半田バンプ31を一括して形成することができる。

【0088】そのため、前記実施例2と同様な効果を奏するとともに、たとえ配線基板33に反りがあっても、本実施例では半田バンプ31を加熱して平坦化するので、前記実施例1と同様に、コーポラナリティーを極めて小さくすることができる。また、半田バンプ31を加熱してプレスして平坦化するので、プレスによる応力の歪に起因する酸化を防止できるとともに、その際に窒素ガス等の不活性ガスを流すので、加熱による酸化も防止することができる。

(実施例4) 次に、実施例4について説明する。

【0089】本実施例は、平面研磨によって半田バンプの頂部を平坦化するものである。尚、前記実施例1と同様な部分の説明は、省略又は簡略化する。

①前記実施例1と同様な材料及び同様な前記①、②、③の工程にて、配線基板上のパッドの上に、半田ペーストを印刷する。

18

【0090】②そして、この半田ペーストを印刷した配線基板を、従来と同様に、リフロー炉内に配置して、半田の融点より10～40℃高い温度に加熱し、その後冷却する。これによって、図5に示すような略球状の半田バンプ41を有する配線基板43を得る。

【0091】③次に、この半田バンプ41を有する配線基板43を、多数の連通孔45を有する真空吸着板47上に載置し、真空吸着板47の下面側の気圧を低減して、配線基板43の真空吸着を行い、配線基板43の固定を行う。

④次に、平面研磨を行う研磨盤49の回転研磨部材51、具体的には、粗さ；#1000、平面度；0.2 μm/mmの円盤状の研磨板を、回転数；120 r p mで回転させつつ、下降速度；0.2 mm/秒で下降させて、半田バンプ41の頂部を研磨して平坦化する。尚、今回は、基板厚さ1 mmに対し、真空吸着板47から1.05 mmの高さまで、回転研磨部材51を下降させた。

【0092】これにより、プレス前には、略球状のコーポラナリティー；30 μmの半田バンプ41の頂部が研磨されて、コーポラナリティー；10 μm、単位長さ当りのコーポラナリティー；0.47 μm/mmの半田バンプ41を有する配線基板43が得られた。

【0093】このように、本実施例によれば、一旦半田を熔融して球状化した複数の半田バンプ41の頂部を一度に表面研磨することにより、頂部が平坦な複数の半田バンプ41を一括して形成することができる。そのため、前記実施例2と同様な効果を奏するとともに、単に、回転研磨部材51の下降位置を設定するだけで、半田バンプ41の高さや頂部の平坦部の径を容易に変更できるという利点がある。

【0094】尚、研磨方式としては、乾式、湿式の両方が使えるが、どちらも研磨クズが基板表面に付着するため、研磨後の洗浄が必要である。

(実施例5) 次に、実施例5について説明する。

【0095】本実施例では、半田バンプを有する配線基板の製造の際に使用する平坦化治具についてのみ説明する。尚、前記実施例1と同様な部分の説明は、省略又は簡略化する。図12に示すように、本実施例における平坦化治具61は、平板状の規制部材63とその下面側に配置された左右一対の脚部65とから構成されている。

【0096】前記規制部材63は、外径25 mm角×板厚2 mmのアルミナセラミック板であり、片面（半田バンプの頂部を平坦にする面；図12(a)における下方面）を平面研磨されている。この平面研磨された面63aには、左右の端から約2 mmの場所に、長さ25 mm×幅0.4 mm×深さ0.25 mmの溝63bがそれぞれ設けられている。

【0097】前記脚部65は、前記溝63bに沿って半埋設状に嵌められた細線であり、直径0.3 mmの丸棒

(11)

19

状のステンレス線から構成されている。尚、ステンレス線の両端は、図12(c)に示すように、規制部材63から外れないように上方内側に向けてコの字状に曲げておくといよい。

【0098】この溝63bに嵌められた脚部65の構成により、脚部65は平面63aよりわずかに($50\mu\text{m}$)突き出ており、規制部材63と配線基板との間隔(即ち半田バンプの高さ)を $50\mu\text{m}$ 、即ち 0.3mm (細線の直径) - 0.25mm (溝の深さ)に設定することができる。

【0099】本実施例の平坦化治具61は、規制部材63と脚部65とが別体であるので、難加工材料のアルミナセラミックからなる平板を脚部65が突出する形状に加工する必要がなく、単に溝63bを削るだけでよく、その加工が容易である。特に、本実施例の場合は、半田バンプの頂部を押圧する面63aは、板材の平面であるので、その面63aを平面にする加工が容易であり、しかもその平面度が高い。そのため、半田バンプのコーポラナリティを小さくすることができる。

(実験例) 次に、実験例について説明する。

【0100】この実験は、本実施例のように、規制部材(アルミナセラミック製)と脚部(ステンレス細線)とが別体の平坦化治具(図12参照)を製造すると共に、比較例として、規制部材と脚部とが一体の平坦化治具(アルミナセラミック製; 図13参照)を製造し、実際に半田バンプの頂部の平坦化を行ったものである。

【0101】この実験によれば、本実施例の平坦化治具の場合は、平面度; $0.05\mu\text{m}/\text{mm}$ 、製作日数; 3日、半田バンプのコーポラナリティ; $0.2\mu\text{m}/\text{mm}$ と、その製造が容易でコーポラナリティも小さく好適であったが、比較例の場合は、平面度; $0.10\mu\text{m}/\text{mm}$ 、製作日数; 6日、半田バンプのコーポラナリティ; $0.4\mu\text{m}/\text{mm}$ であり、その製造が困難でコーポラナリティも大きく好ましくない。しかも、比較例の場合は、本実施例よりその費用(平坦化治具の製造コスト)が倍程度かかった。

【0102】尚、上述した実施例では、規制部材の溝を形成して脚部を嵌め込んだが、脚部の高さがある程度高いもの(例えば 0.3mm 以上)の場合は、図14に示すように、溝を設けなくて、規制部材71の図中下面側にそのまま細線を配置して脚部73としてもよい。

【0103】この場合は、溝を形成する必要がないので、一層平坦化治具の形成が容易である。尚、この細線の直径を変えることにより、半田バンプの高さを自由に設定することができる。本発明は前記実施例になんら限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の態様で実施しうることはいうまでもない。

【0104】(1) 例えば、配線基板の材料としては、プラスチック(樹脂)以外に、アルミナ等のセラミック

20

スや、樹脂とガラス繊維等との複合材、樹脂とセラミックス等との複合材などを採用することもできる。

(2) 前記実施例では、フリップチップ法により、基板に集積回路チップを接合するための半田バンプを形成した場合について述べた。しかし、本発明は、これに限らず、基板とマザーボード等のプリント基板とを接合するための半田バンプを形成する場合にも適用でき、半田バンプを格子状あるいは千鳥状に配列したBGA基板にも適用するのが好ましい。

【0105】(3) 使用する半田の材質としては、用途に応じて、Pb90%半田などの高融点半田や、AgやIn入り半田等どれでも使用可能である。また、半田に含まれるフラックスの種類も、(還元性の小さなものから)Rタイプ、RMAタイプ、RAタイプのどれでも使用できる。尚、ここでは、バンプ材料として、通常、半田と称されるPb-Sn系のろう材以外に、Au-Sn系、Au-Si系等の合金も使用できる。

【0106】(4) パッド上への半田材料の付与方法としては、上述した半田ペーストの印刷による方法以外に、ディスペンサーを用いて半田ペーストを滴下する方法、プリフォーム、ペレット、又は半田球を搭載する方法等を採用することができる。

【0107】

【発明の効果】以上詳述したように、請求項1~4の発明の半田バンプを有する配線基板は、その半田バンプの頂部が平坦である。従って、半田バンプのコーポラナリティを低減できるので、配線基板の接合性を向上できる。また、絶縁検査等の検査性も向上でき、更に、コーポラナリティの測定を簡易化することもできるという顕著な効果を奏する。

【0108】また、請求項5~7の発明の半田バンプを有する配線基板の製造方法では、上述した優れた特性を有する配線基板を、規制部材を配置して行う半田の溶解、溶解・冷却後のプレス、溶解・冷却後の研磨などの簡易な手段により、容易に製造することができるという効果を奏する。

【0109】特に規制部材を配置して行う半田の溶解の場合は、コーポラナリティの低減、製造工程の簡易化、半田バンプの酸化防止等の優れた利点がある。更に、請求項8~11の発明の平坦化治具は、材料として(半田バンプの頂部の平坦化には好適であるが)難加工材料を使用する場合でも、その製造が容易であるので、半田バンプを有する配線基板を製造する際に、製造コストを低減することができる。また、規制部材の平面化が容易であるので、平坦化治具の製造コストを低減できると共に、半田バンプのコーポラナリティを低減することができる。

【図面の簡単な説明】

【図1】 実施例1の半田バンプを有する配線基板を示し、(a)はその斜視図、(b)はその一部を拡大して

(12)

21

示す断面図である。

【図2】 実施例1の半田パンプの製造方法を示し、(a)はその製造工程の説明図、(b)はその製造方法によって得られた効果を示す説明図である。

【図3】 実施例2及び実施例3の半田パンプの製造方法を示す説明図である。

【図4】 半田パンプの形状を示し、(a)はプレス前の半田パンプの形状を示す断面図、(b)は実施例2によるプレス後の半田パンプの形状を示す断面図、(c)は実施例3によるプレス後の半田パンプの形状を示す断面図である。

【図5】 実施例4の半田パンプの製造方法を示す説明図である。

【図6】 本発明の作用のうち半田再熔融時の上昇を示す説明図である。

【図7】 本発明の作用のうち接合相手との接合状態を示す説明図である。

【図8】 本発明の作用のうち頂部の平坦化の程度の違いを示す説明図である。

【図9】 本発明の作用のうち半田ボールの発生状態を示す説明図である。

【図10】 本発明の作用のうち半田ブリッジの発生状

22

態を示す説明図である。

【図11】 半田パンプ体積の算出法を示す説明図である。

【図12】 実施例5における平坦化治具を示し、(a)は正面図、(b)は底面図、(c)は側面図である。

【図13】 比較例の平坦化治具を示し、(a)は正面図、(b)は底面図、(c)は側面図である。

【図14】 その他の平坦化治具を示し、(a)は正面図、(b)は側面図である。

【図15】 従来技術を示す説明図である。

【符号の説明】

1, 31, 41…半田パンプ

3, 33, 43…配線基板

17…パッド

23, 61…平坦化治具

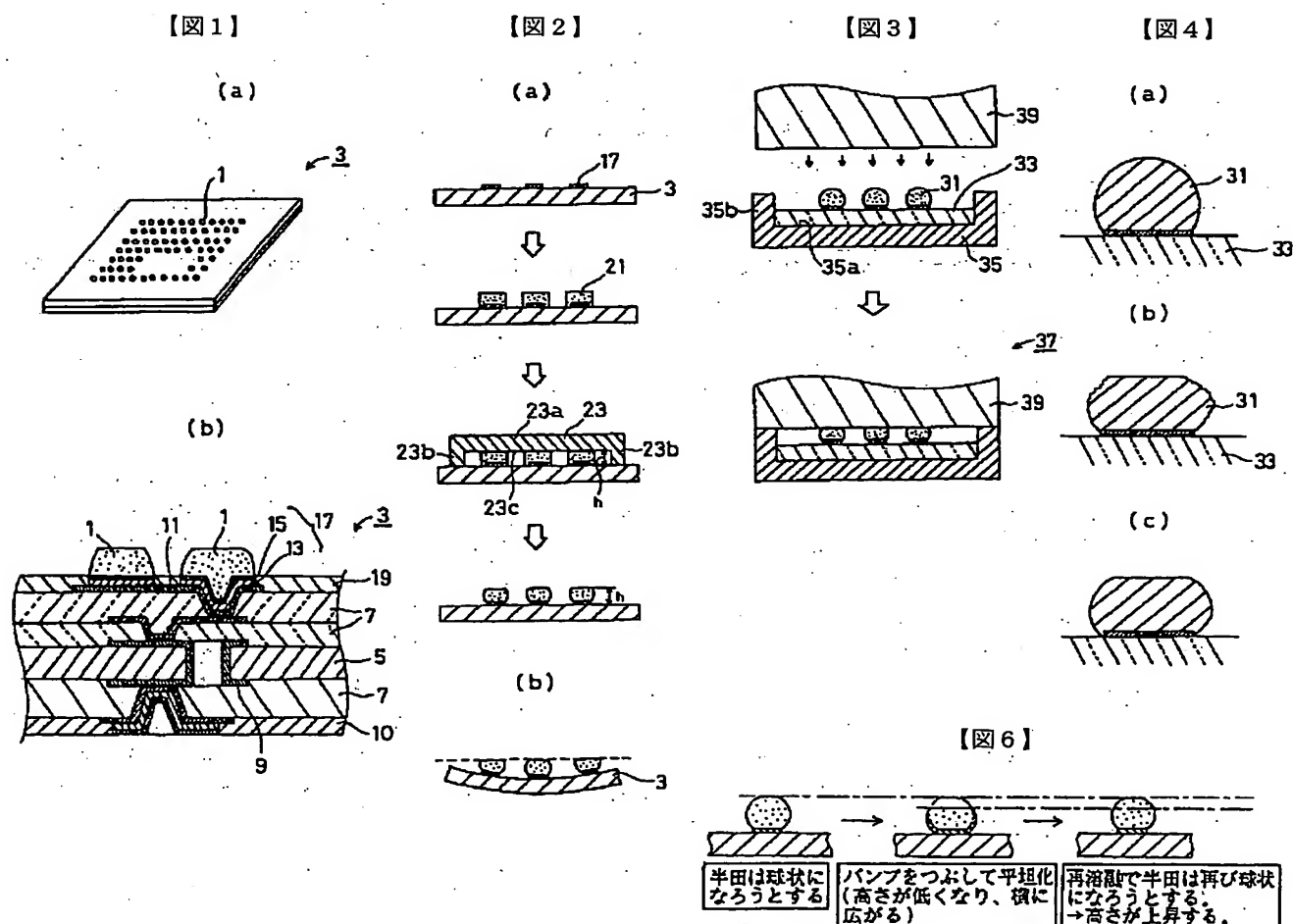
23a, 63, 71…規制部材

23b, 65, 73…脚部

35…下治具

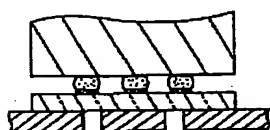
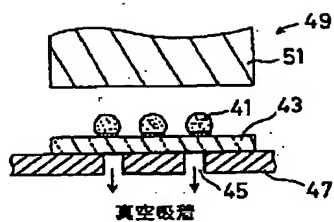
37…プレス装置

49…研磨盤

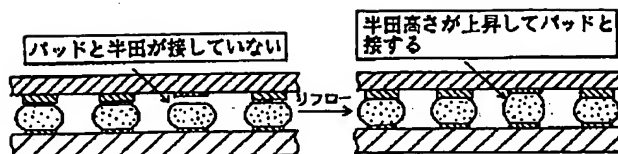


(13)

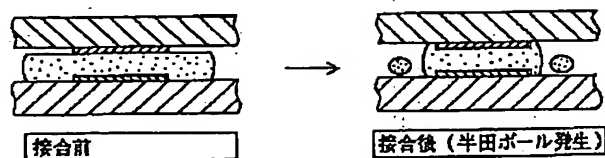
【図5】



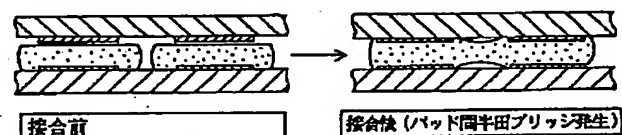
【図7】



【図9】



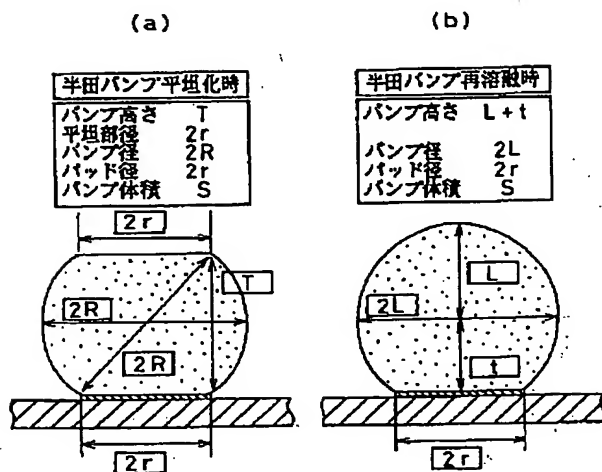
【図10】



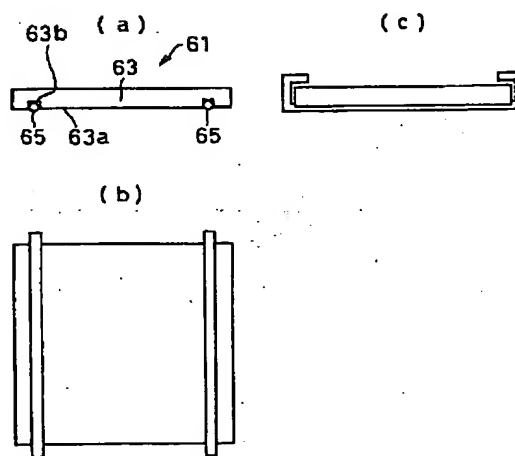
【図8】

(a) 平坦化なし	(b) 平坦化 小	(c) 平坦化 中	(d) 平坦化 大
パッド径 150 μ m 高さ 128 μ m パンプ径 172 μ m 平坦部径 0 μ m 接合時上昇 0 μ m	パッド径 150 μ m 高さ 118 μ m パンプ径 172 μ m 平坦部径 40 μ m 接合時上昇 10 μ m	パッド径 150 μ m 高さ 98 μ m パンプ径 178 μ m 平坦部径 150 μ m 接合時上昇 30 μ m	パッド径 150 μ m 高さ 78 μ m パンプ径 196 μ m 平坦部径 180 μ m 接合時上昇 50 μ m

【図11】

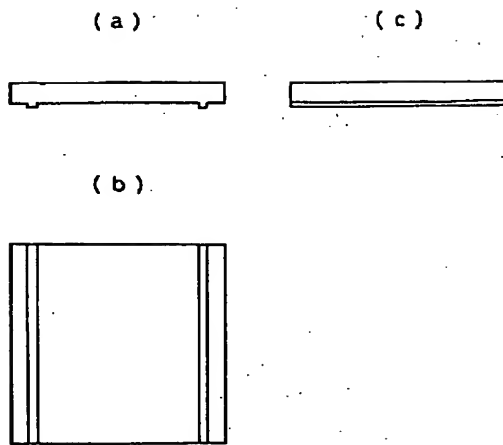


【図12】

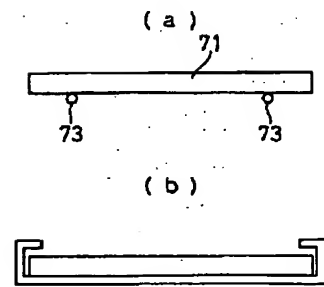


(14)

【図13】

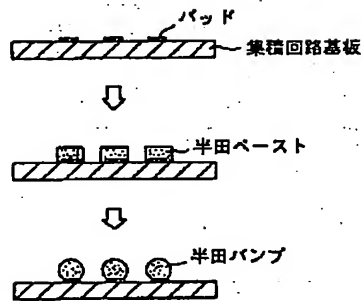


【図14】



【図15】

(a)



(b)

